



Oracleホワイト・ペーパー
2013年3月

オラクルのSPARC T5-2、SPARC T5-4、 SPARC T5-8、SPARC T5-1Bサーバーの アーキテクチャ

はじめに	1
SPARC T5ベース・サーバーの機能の比較	2
SPARC T5プロセッサ	3
オラクルのマルチコア/マルチスレッド設計を次なるレベルへ	5
SPARC T5プロセッサのアーキテクチャ	6
SPARC T5プロセッサ・キャッシュのアーキテクチャ	8
SPARC T5コアのアーキテクチャ	9
マルチコアの拡張性を実現するOracle Solaris	16
Oracle Solaris 11オペレーティング・システム	18
Oracle Solarisの予測的自己修復、障害管理アーキテクチャ、および サービス管理機能	19
Oracle Solaris暗号化フレームワーク	19
エンド・ツー・エンドの仮想化テクノロジー	19
マルチスレッド・ハイパーバイザ	20
Oracle VM Server for SPARC	21
Oracle Solaris Zones	21
エンタープライズ・クラス管理	23
システム管理テクノロジー	23
まとめ	27
追加情報	28
付録A：サーバー・アーキテクチャ	29
マザーボードおよびメモリ・サブシステム	29
I/Oサブシステム	29
システムおよびコンポーネントの強化された保守性	30
シャーシ、コンポーネント、およびサブアセンブリの堅牢な設計	30
ケーブル配線を最小限に抑えてエアフローを最大限に確保	30
オラクルのSPARC T5-2サーバーの概要	31
オラクルのSPARC T5-4サーバーの概要	33
オラクルのSPARC T5-8サーバーの概要	37
オラクルのSPARC T5-1Bサーバー・モジュールの概要	40

はじめに

オラクルの新しいSPARC T5プロセッサ、Oracle SPARC T5-2、SPARC T5-4、SPARC T5-8サーバーおよびSPARC T5-1Bサーバー・モジュールを導入すると、パフォーマンスとエネルギー効率が飛躍的に向上し、データセンターのインフラストラクチャをシンプルなものとし、その他の難しい課題への対処に役立ちます。多様なワークロード全体にわたってパフォーマンスと拡張性を新たなレベルに引き上げるこれらの汎用システムは、仮想化されたインフラストラクチャを企業全体に対して実現するだけでなく、ITマネージャーが配備し、管理するプラットフォームの種類やサーバーの数を削減することにつながります。

コア数を倍増させるとともに、クラウド・インフラストラクチャに必要な強化された電力管理機能を提供することによって、SPARC T5プロセッサは、業界で大きな成功を収めているSPARC T4プロセッサを次なるレベルへと発展させます。第6世代のマルチコア、マルチスレッド・テクノロジーは、わずか2ラック・ユニット（2RU）で最大128個のスレッドをサポートして、処理密度を高めながら、制限された枠内に消費電力と冷却を維持します。極めて高いレベルで統合することで、遅延を軽減し、コストを低減し、セキュリティと信頼性を改善します。最適化されたシステム設計で、すべてのエンタープライズ・サービスとアプリケーション・タイプをサポートします。また、一貫性のある管理インターフェースと標準の導入によって管理コストの削減を促進するとともに、オラクルのTシリーズ・サーバー全体で革新的なシャーシ設計を共有することによって最新のデータセンターにおける密度、効率、経済性を向上させています。



図1. SPARC T5-1B、SPARC T5-2、SPARC T5-4、およびSPARC T5-8サーバー

SPARC T5ベース・サーバーの機能の比較

表1で、SPARC T5-2、T5-4、T5-8サーバー、およびSPARC T5-1Bサーバー・モジュールを比較します。

表1. SPARCサーバーの機能

機能	SPARC T5-2サーバー	SPARC T5-4サーバー	SPARC T5-8サーバー	SPARC T5-1Bサーバー・モジュール
CPU	<ul style="list-style-type: none"> 16コア3.6GHz SPARC T5 プロセッサ (1CPUまたは2CPU) 	<ul style="list-style-type: none"> 16コア3.6GHz SPARC T5 プロセッサ (4CPU) 	<ul style="list-style-type: none"> 16コア3.6GHz SPARC T5 プロセッサ (8CPU) 	<ul style="list-style-type: none"> 16コア3.6GHz SPARC T5 プロセッサ
スレッド	<ul style="list-style-type: none"> 128 (1CPU) 256 (2CPU) 	<ul style="list-style-type: none"> 512 (4CPU) 	<ul style="list-style-type: none"> 1,024 (8CPU) 	<ul style="list-style-type: none"> 128
メモリ容量	<ul style="list-style-type: none"> 128GB (1CPU) または 256GB (2CPU) (8GB DDR3デュアル・インライン・メモリ・モジュール (DIMM)) 256GB (1CPU) または 512 (2CPU) (16GB DDR3 DIMM) 512GB (1CPU) または 1TB (2CPU) (32GB DDR3 DIMM) 	<ul style="list-style-type: none"> 1TB (16GB DDR3 DIMM) 2TB (32GB DDR3 DIMM) 	<ul style="list-style-type: none"> 2TB (16GB DDR3 DIMM) 4TB (32GB DDR3 DIMM) 	<ul style="list-style-type: none"> 128GB (8GB DDR3 DIMM) 256GB (16GB DDR3 DIMM) 512GB (32GB DDR3 DIMM)
最大内部ディスク・ドライブ数	<ul style="list-style-type: none"> 最大6台のHDD (2.5インチSAS3またはSSD 300/600GBディスク・ドライブ) RAID 0/1/1E 	<ul style="list-style-type: none"> 最大8台のHDD (2.5インチSAS3またはSSD 300/600GBディスク・ドライブ) RAID 0/1/1E 	<ul style="list-style-type: none"> 最大8台のHDD (2.5インチSAS3またはSSD 300/600GBディスク・ドライブ) RAID 0/1/1E 	<ul style="list-style-type: none"> 最大2台のHDD (2.5インチSAS3またはSSD 300/600GBディスク・ドライブ) RAID 0/1
ビデオ	<ul style="list-style-type: none"> HD-15 VGAポート×1 	<ul style="list-style-type: none"> HD-15 VGAポート×1 	<ul style="list-style-type: none"> HD-15 VGAポート×1 	<ul style="list-style-type: none"> HD-15 VGAポート×1 (ドングル)
リムーバブル、プラグブル/O	<ul style="list-style-type: none"> 薄型DVD+R/-W USB 2.0ポート×5 	<ul style="list-style-type: none"> 薄型DVD+R/-W USB 2.0ポート×5 	<ul style="list-style-type: none"> DVDなし (rKVMS経由でアクセス) USB 2.0×4 	<ul style="list-style-type: none"> DVDなし (rKVMS経由でアクセス) USB 2.0×3
PCI	<ul style="list-style-type: none"> x8 PCIe Gen3スロット×8 	<ul style="list-style-type: none"> ホットプラグ対応x8 PCIe Gen3スロット×16 	<ul style="list-style-type: none"> ホットプラグ対応x8 PCIe Gen3スロット×16 	<ul style="list-style-type: none"> オプションのファブリック拡張モジュール¹ EM x8 PCIe Gen2スロット×2
イーサネット	<ul style="list-style-type: none"> オンボード10GbEポート×4 	<ul style="list-style-type: none"> オンボード10GbEポート×4 	<ul style="list-style-type: none"> オンボード10GbEポート×4 	<ul style="list-style-type: none"> オンボードGbEポート (10/100/1000) ×2²
電源	<ul style="list-style-type: none"> ホットスワップ対応AC 2,000W電源×2 N+1冗長 	<ul style="list-style-type: none"> ホットスワップ対応AC 3,000W電源×2 N+1冗長 	<ul style="list-style-type: none"> ホットスワップ対応AC 3,000W電源×4 N+N冗長 	<ul style="list-style-type: none"> オラクルのSun Blade 6000シャーシに内蔵

<ul style="list-style-type: none"> ファン 	<ul style="list-style-type: none"> ホットスワップ対応ファン・モジュール×6、モジュールごとに二重反転ファン搭載 N+1冗長 	<ul style="list-style-type: none"> ホットスワップ対応ファン・トレイ×6、モジュールごとに二重反転ファン搭載 N+1冗長 	<ul style="list-style-type: none"> ホットスワップ対応ファン・モジュール×5、モジュールごとに二重反転ファン搭載 N+1冗長 	<ul style="list-style-type: none"> Sun Blade 6000シャーシに内蔵
<ul style="list-style-type: none"> オペレーティング・システム 	<ul style="list-style-type: none"> Oracle Solaris 11.1、Oracle Solaris 10 1/13、Oracle Solaris 10 8/11 + Oracle Solaris 10 1/13パッチ・バンドル、Oracle Solaris 10 9/10 + Oracle Solaris 10 1/13パッチ・バンドル³ 	<ul style="list-style-type: none"> Oracle Solaris 11.1、Oracle Solaris 10 1/13、Oracle Solaris 10 8/11 + Oracle Solaris 10 1/13パッチ・バンドル、Oracle Solaris 10 9/10 + Oracle Solaris 10 1/13パッチ・バンドル³ 	<ul style="list-style-type: none"> Oracle Solaris 11.1、Oracle Solaris 10 1/13、Oracle Solaris 10 8/11 + Oracle Solaris 10 1/13パッチ・バンドル、Oracle Solaris 10 9/10 + Oracle Solaris 10 1/13パッチ・バンドル³ 	<ul style="list-style-type: none"> Oracle Solaris 11.1、Oracle Solaris 10 1/13、Oracle Solaris 10 8/11 + Oracle Solaris 10 1/13パッチ・バンドル、Oracle Solaris 10 9/10 + Oracle Solaris 10 1/13パッチ・バンドル³

¹ オプションのネットワーク拡張モジュール接続用

² および適切なネットワーク拡張モジュール

³ Solaris 11.1は工場出荷時にプリインストール

SPARC T5プロセッサ

SPARC T5プロセッサは業界でもっとも高度に統合化されたシステムオンチップであり、一般的に入手可能なマルチコア・プロセッサの中でもっともハイパフォーマンスなスレッドを提供し、すべての主要なシステム機能を統合します。このプロセッサは、高いシングルスレッド・パフォーマンスを達成する初の16コア・スレッドSPARCシステムオンチップです。

SPARC T5プロセッサ（図2）は、コンピューティング、セキュリティ、I/Oを1つのチップに統合しているため、高額な費用をかけてハードウェアとソフトウェアをカスタム開発する必要がありません。以前のSPARCプロセッサとのバイナリ互換性があり、これほど小さいスペースと電力要件でこれほどのパフォーマンスを発揮するプロセッサは他にありません。このプロセッサを使用することにより、最大限の効率性と予測可能性で、新しいネットワーク・サービスの提供規模を迅速に拡張できます。



図2. SPARC T5プロセッサを使用することにより、最大限の効率性と予測可能性で、新しいネットワーク・サービスや数値計算ワークロードの提供を迅速に拡張できます。

表2に、SPARC T5、SPARC T4、およびSPARC T3プロセッサの比較を示します。SPARC T5では、SPARC T4プロセッサの多数の要素が活用されています。

表2. SPARC T5、SPARC T4、およびSPARC T3プロセッサの機能比較

機能	SPARC T5プロセッサ	SPARC T4プロセッサ	SPARC T3プロセッサ
CPU周波数	3.6GHz	2.85/3.0GHz	1.65GHz
アウトオブオーダー実行	• 可	• 可	• 不可
二重命令発行	• 可	• 可	• 不可
データ/命令プリフェッチ	• 可	• 可	• 不可
レベル3キャッシュ	• 可	• 可	• 不可
スレッド/コア	• 8	• 8	• 8
コア/プロセッサ	• 16	• 8	• 最大16
スレッド/プロセッサ	• 128	• 64	• 128
ハイパーバイザ	• 可	• 可	• 可
対応ソケット数	• 1、2、4、または8	• 1、2、または4	• 1、2、または4
メモリ	• メモリ・コントローラ×4 • 最大16 DDR3 DIMM	• メモリ・コントローラ×2 • 最大16 DDR3 DIMM	• メモリ・コントローラ×2 • 最大16 DDR3 DIMM
キャッシュ	• 16KB命令キャッシュ • 16KBデータ・キャッシュ • 128KBレベル2 (L2) キャッシュ • 8MBレベル3 (L3) キャッシュ (8バンク、16ウェイ、セット・アソシエイティブ)	• 16KB命令キャッシュ • 16KBデータ・キャッシュ • 128KB L2キャッシュ • 4MB L3キャッシュ (8バンク、16ウェイ、セット・アソシエイティブ)	• 16KB命令キャッシュ • 8KBデータ・キャッシュ • 6MB L2キャッシュ (16バンク、24ウェイ・アソシエイティブ)
テクノロジー	• 28nmテクノロジー	• 40nmテクノロジー	• 40nmテクノロジー
浮動小数点	• 1FPU (コアあたりMul/Add付き) • チップあたり16FPU	• 1FPU (コアあたり Mul/Add 付き) • チップあたり8FPU	• 1FPU (コアあたり Mul/Add 付き) • チップあたり16FPU*
整数リソース	• 整数演算ユニット×2/コア	• 整数演算ユニット×2/コア	• 整数演算ユニット×2/コア
暗号	• ストリーム処理ユニット/コア、パイプライン内に統合 • 14のもっとも一般的な暗号	• ストリーム処理ユニット/コア、パイプライン内に統合 • 14のもっとも一般的な暗号	• ストリーム処理ユニット/コア • 12のもっとも一般的な暗号
追加オンチップ・リソース	• デュアルPCIe Gen3 インタフェース (x8) • コヒーレンシ・スイッチ (153.6Gb/秒×7)	• デュアルPCIe Gen2 インタフェース (x8) • デュアル10GbE XAUI インタフェース (x8) • コヒーレンシ・ロジックおよびリンク (9.6Gb/秒×6)	• デュアル10GbE Gen2 インタフェース (x8) • デュアル 10GbE PCIe XAUI インタフェース (x8) • コヒーレンシ・ロジックおよびリンク (9.6Gb/秒×6)

* SPARC T5-2サーバーには2ソケット、SPARC T5-4サーバーには4ソケットが実装されています。

オラクルのマルチコア/マルチスレッド設計を次なるレベルへ

オラクルの次世代マルチコア/マルチスレッド・プロセッサを設計するにあたり、オラクルの設計チームは次の重要目標を設定しました。

- シングルスレッドによる演算能力をSPARC T4プロセッサから引き上げ、シングルスレッドのパフォーマンスに必要なワークロードに適合させる。
- SPARC T4プロセッサの2倍のスループットを提供し、増大するWebアプリケーションからの要求を満たすよう、演算能力を維持する。
- ワークロードの増大化と多様化に浮動小数点のパフォーマンスを強化して対応する。
- SPARC T4 CPUと同等のネットワーク・パフォーマンスを提供し、ネットワーク集中型のワークロードに対応する。
- エンド・ツー・エンドのデータセンター暗号化をきわめて高いパフォーマンスで提供するとともに、新しい暗号を追加し、ハードウェア内に実装する。
- サービス・レベルを引き上げ、計画停止時間および計画外停止時間を削減する。
- データセンターのコストを削減し、収容能力を向上させる。

SPARC T5プロセッサの設計は、メモリ待機時間がパフォーマンス向上への真のボトルネックであることを認識したものになっています。各プロセッサ内のコアを再設計し、新しい浮動小数点パイプラインを設計し、ネットワーク帯域幅をさらに増やすことで、このプロセッサは、SPARC T4プロセッサよりも約30%優れたシングルスレッド・スループットを実現しています。

SPARC T5プロセッサは、それぞれ16個のコアを搭載しており、各コアは、スレッドの選択に、修正したLRU (Least Recently Used) アルゴリズムを使用して、最大で8個のスレッド (プロセッサあたり128スレッド) を切り替えることができます。さらに、各コアには2つの整数演算パイプラインがあるため、1つのSPARCコアで一度に2つのスレッドを実行できます。SPARC T5プロセッサはSPARC T3プロセッサとは異なり、8個のスレッドのうちの1個をフェッチして、命令をパイプラインの各段階に伝達していき、フェッチ3段階で選択段階に渡します。スレッド命令は、2つのデコード・グループに分類され、デコード、名前変更、ピックの段階を経て発行段階に進んだ後、実行する命令の種類に応じて、後続の4つの実行パイプラインの1つに送られます。

この時点まではスレッドからの各命令は、その種類に関係なく、パイプラインを進んでいます。サイクルごとに1つの命令のみが発行されるSPARC T3とは異なり、サイクルごとの発行段階で、実行する2つの命令が発行されます。

図3に、16コアSPARC T5プロセッサが対応するスレッド・モデルの概略図を示します。

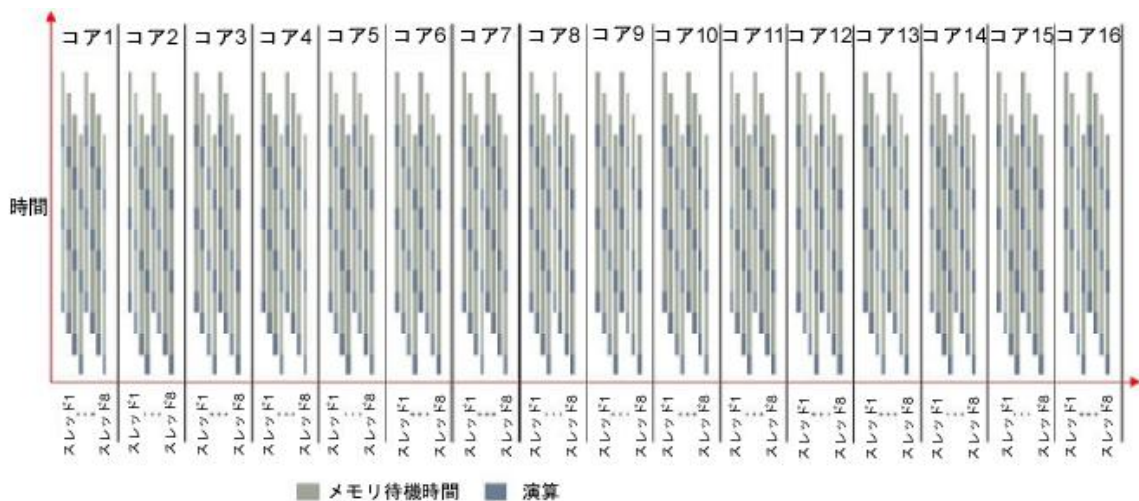


図3. シングル16コアSPARC T5プロセッサは、最大で128のスレッド (各コアで実行する最大で2つのスレッド) に同時に対応します。

SPARC T5プロセッサのアーキテクチャ

SPARC T5プロセッサは、幅広いアプリケーションに真のパフォーマンスを提供する洗練された堅牢なアーキテクチャにより、オラクルのマルチコア/マルチスレッド・イニシアチブを拡張します。OLTPトランザクション・ワークロードから、データウェアハウス、さらにはシングルスレッド中心のバッチ処理にいたるまで、さまざまな領域で優れたパフォーマンスが実現されます。図4に、SPARC T5プロセッサのブロックレベルの図を示します。

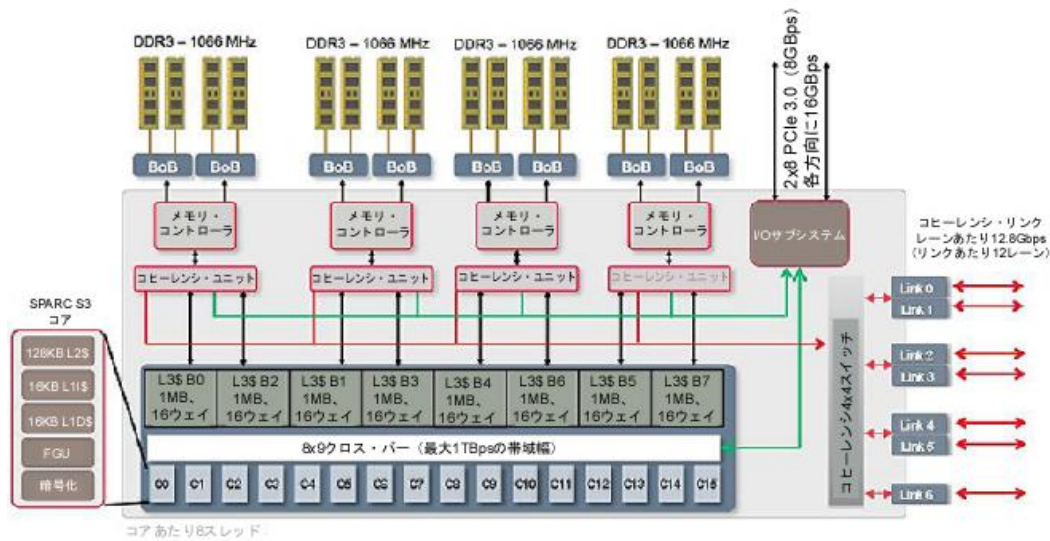


図4. SPARC T5プロセッサは、7つのコヒーレンシ・リンクを提供して、最大4基の他のプロセッサに接続します。

SPARC T5プロセッサは、シングル・チップ・マルチプロセッサ (CMP) であり、16個の物理プロセッサ・コアを搭載しています。物理的なプロセッサ・コアのそれぞれに、8つのストランド、2つの整数演算パイプライン、1つの浮動小数点演算パイプライン、および1つのメモリ・パイプラインに対する完全なハードウェア・サポートがあります。

卓越したマルチスレッド・パフォーマンスに加えて、SPARC T5プロセッサでは、シングルスレッド・パフォーマンスが大幅に向上しています。特に、SPARC T5プロセッサは、8つのストランドの間で高度にスレッド化された、堅牢なアウトオブオーダー型の二重発行プロセッサ・コアを提供します。このプロセッサは、優れた動作周波数を実現する16段階の整数パイプライン、深いパイプラインの影響を軽減する高度な分岐予測、およびプロセッサ・リソースのスレッドへの動的割当て機能を備えています。これにより、SPARC T5プロセッサは、非常に優れたシングルスレッド・パフォーマンス (SPARC T4プロセッサより約30%向上) を実現する一方で、非常に高水準のスループットを得るために拡張できます。

物理的なコアのそれぞれが、8つのストランドによって共有される、16KBの4ウェイ・アソシエイティブ命令キャッシュ (32Bライン)、16KBの4ウェイ・アソシエイティブ・データ・キャッシュ (32Bライン)、64エントリのフルアソシエイティブ命令変換索引バッファ (TLB)、および128エントリのフルアソシエイティブ・データTLBを備えています。また、128KBのプライベート8ウェイ・インクルーシブ・ライトバックL2キャッシュ (32Bライン) も備えています。さらに、物理的なコアのそれぞれが、ユーザー・レベルの命令でアクセスできる暗号化アクセラレーション・ハードウェアを備えています。

SPARC T5プロセッサにはコヒーレンシ・リンク・インターフェースが搭載されているため、外部ハブ・チップを必要とすることなく、システム内で最大8つのSPARC T5チップ間で通信できます。各方向にそれぞれ12レーンのコヒーレンシ・リンクが7個あり、153.6Gb/秒で動作します。SPARC T5プロセッサは、7つのコヒーレンシ・リンク・ユニット (CLU)、4つのコヒーレンシ・ユニット、コヒーレンシ・ユニットとCLUの間に1つのクロス・バー (CLX) を備えています。

SPARC T5プロセッサは、独自の一方向高速リンクを使用して、外部Buffer-on-Board (BoB) チップ経由で外部DDR3 DIMMとインタフェースします。SPARC T5プロセッサには4つのメモリ・リンクがあります。各メモリ・リンクは、12の下りレーンと12の上りレーンで、12.8Gb/秒で動作します。各BoBチップがDDR3チャネルを備えており、合計でSPARC T5プロセッサあたり最大8つのDDR3チャネルになります。各DDR3チャネルには2個のDIMMを搭載でき、SPARC T5プロセッサあたり最大16個のDDR3 DIMMが提供されます。

SPARC T5プロセッサは、1ソケット、2ソケット、4ソケット、および8ソケットの実装をサポートできます。図5に一般的な2ソケットの実装を示します。2ソケットと4ソケットのSPARC T5の実装は、プロセッサの7つのコヒーレンシ・リンクと相互接続します。回路を追加する必要はありません。

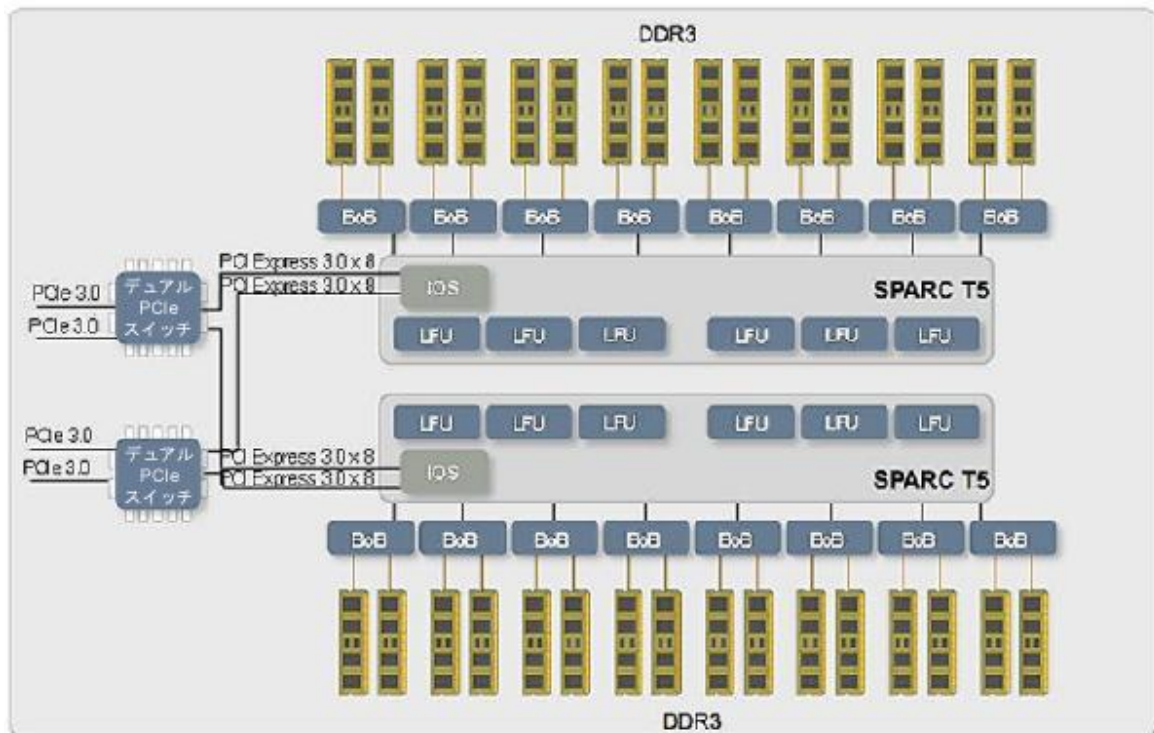


図5. 一般的な2ソケットのSPARC T5構成

SPARC T5プロセッサ・キャッシュのアーキテクチャ

SPARC T5プロセッサには3つのレベルのキャッシュ・アーキテクチャが備わっています。レベル1とレベル2は各コアに固有となっています。つまり、これら2つのレベルのキャッシュは他のコアと共有されません。レベル3は特定のプロセッサの全コアで共有されます。プロセッサが同じ物理システム内にある場合でも、キャッシュは別のプロセッサと共有されません。SPARC T5プロセッサには、個別のデータ・キャッシュと命令キャッシュからなるレベル1キャッシュがあります。両方ともサイズは16KBで、コアごとに存在します。1つのレベル2 (L2) キャッシュもコアごとに存在し、サイズは128KBです。レベル3 (L3) キャッシュは、SPARC T5プロセッサの16個すべてのコアで共有され、サイズは8MBです。8つのバンクを備え、16ウェイ・セット・アソシエイティブとなっています。図6に、L2キャッシュとL3キャッシュの関係を、8x9クロス・バーで接続された状態で示します。

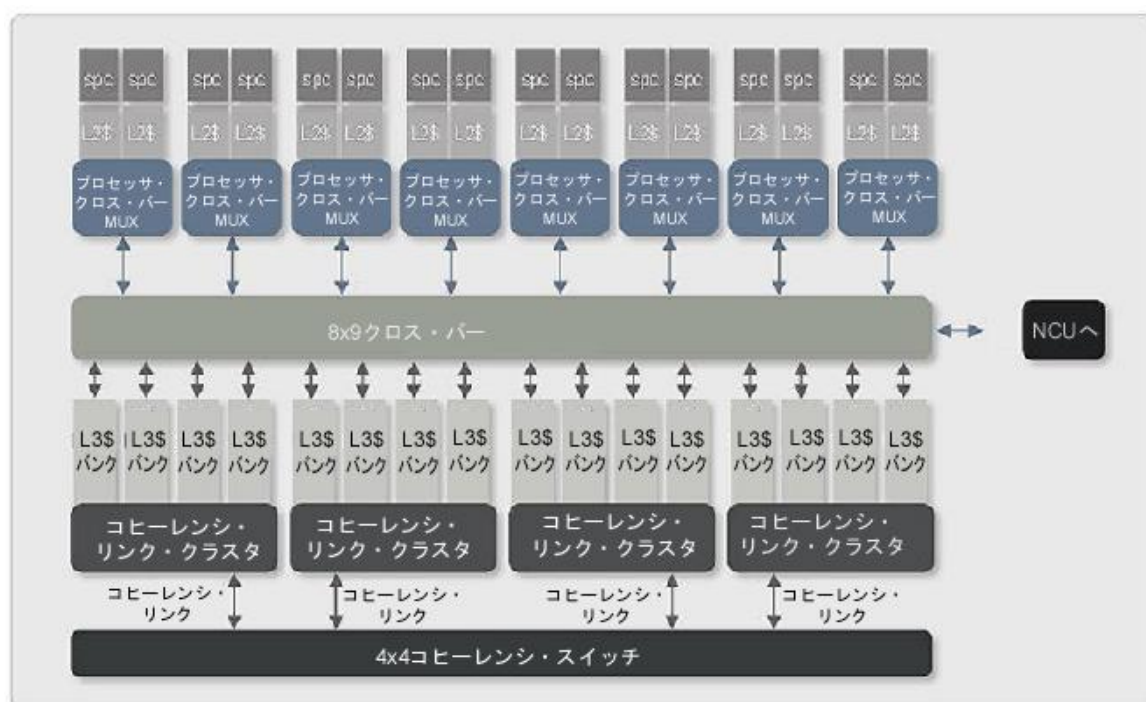


図6. L2キャッシュとL3キャッシュの関係

SPARC T5コアのアーキテクチャ

SPARC T5プロセッサは、SPARCマルチコア・アーキテクチャ内のコアを根本から再設計した、SPARC T4プロセッサの後継製品です。現在、コア内には、従来からスーパースカラ設計に関連する次の側面が盛り込まれています。

- アウトオブオーダー（OoO）命令の実行
- 高度な分岐予測
- 命令とデータの両方のプリフェッチ
- より深いパイプライン（Sun/オラクルのマルチコア・プロセッサの前のバージョンと比較した場合）
- 3つのレベルのキャッシュ
- より大型のメモリ管理ユニット（MMU）のページ・サイズ（2GB）のサポート
- 複数の命令の発行

SPARC T5コア内には、数多くの機能ユニット、パイプライン、および関連する詳細がありますが、本書の範囲には含まれません。ただし、SPARC T5コアには斬新な特性や機能が含まれているため、本書では、公開されている（つまり、SPARC T5ベース・システムのプログラマーまたはユーザーに表示されている）主要な機能または特性について触れてみます。

SPARC T5の設計者がチップの物理的なスペースの節減を達成できた一面に、幅広い機能を実現するために特定のコアの多数の物理的部分を再利用していることが挙げられます。たとえば、各コア内にある4つの主要なパイプラインでは、各パイプラインの最初の14段階が実際に共有されています。それぞれ最初の14段階を同一にすることで、スペースの使用が大きく効率化されています。したがって、2つの整数命令のうちの1つ、浮動小数点グラフィックス命令、またはロード/格納命令が、共有された段階を利用できます。図7では、最初の6つのブロックが、14の共有された段階を表しています。図8で、それらの段階を具体的に示します。

ダイナミック・スレッド

SPARC T5プロセッサはダイナミック・スレッド機能を持ちます。ソフトウェアは各コアで最大8つのストランドを同時にアクティブ化でき、ハードウェアは命令やデータ、L2キャッシュやTLBなどのコア・リソース、コア内の128エントリ・リオーダー・バッファなどのアウトオブオーダー実行リソースを動的かつシームレスに割り当てます。これらのリソースはアクティブなストランド間に割り当てられます。ソフトウェアは、停止されたストランドに割込みを送信してストランドをアクティブにし、非アクティブ化する各ストランド上でHALT命令を実行することでストランドを非アクティブ化します。特殊なハードウェア特性を持つストランドはありません。すべてのストランドに同じハードウェア機能が備わっています。

コアがリソースをアクティブなストランド間に動的に割り当てるため、アクティブ化する、または非アクティブ化するソフトウェアに明確なシングルスレッド・モードやマルチスレッド・モードはありません。ソフトウェアが、本書で後述するクリティカル・スレッド最適化によりコア上にある1つを除いてすべてのストランドを停止した場合、コアはそのすべてのリソースを唯一実行しているストランドに投入します。そのため、そのストランドは可能な限り高速で実行することになります。同様に、ソフトウェアが8つのストランドのうちの6つをnon-criticalと宣言した場合、残りの2つのアクティブなストランドはコアの実行リソースを共有します。

ストランドがコア・リソースの獲得で競合する程度は、実行特性によって異なります。これらの実行特性には、キャッシュおよびTLBのフットプリント、実行ストリーム内での命令間の依存関係、分岐予測の効率などが含まれます。キャッシュのフットプリントが小さく、分岐予測率が正確なプロセスがあり、1つのコア上で単独で実行する場合に1サイクルあたり2つの命令を実行できるとします（SPARC T5プロセッサの命令実行のピーク・レート）。このプロセスは、いわゆる高IPCプロセスです。同様の特性を持つ別のプロセスが同じコアの別のストランドでアクティブになると、ストランドはそれぞれ、1サイクルあたり約1つの命令で動作するようになる可能性があります。つまり、各プロセッサのシングルスレッド・パフォーマンスは半減することになります。経験からすると、各ストランドが1サイクルあたりほぼ2つの命令を実行できると想定すると、N個の高IPCストランドをアクティブにした場合は、各ストランドはピーク・レートの1/Nで実行するようになります。

ここで、メモリに大きく依存するプロセスを考えてみましょう。ネイティブIPCはおそらく0.2と小さくなります。このプロセスは1つのコア上の1つのストランドで実行し、そのコアに別のストランドで実行しているクローン・プロセスがある場合、両方のストランドが顕著なパフォーマンス損失を受けることはなく、コアのスループットは0.4 IPCに向上します。別のストランド上で実行中の高IPCプロセスを持つ低IPCプロセスが同じストランドで実行された場合、おそらく、どちらのストランドのIPCも大幅に不安定になることはありません。低IPCストランドが高IPCストランドのキャッシュまたはTLBのミス率の大幅な増加の原因でない限り、高IPCストランドのパフォーマンスが若干劣化する場合があります。

上述のガイドラインは一般的な経験則にすぎません。1つのストランドが別のストランドのパフォーマンスに影響を与える程度は、多くの要因によって異なります。単独では問題なく実行されるプロセスでも、別のストランドと一緒に実行した場合、キャッシュまたはTLBインタフェースを再構成する影響を受けていれば、受け入れられないようなパフォーマンスの劣化に見舞われる場合があります。同様に、ストランドと一緒に実行している場合に、一体となってパフォーマンスが向上する場合があります。これは、1つのコアで実行中のストランドがコアまたはデータを共有している場合に起こる可能性があります。この場合、1つのストランドが、別のストランドがすぐに使用する命令またはデータをプリフェッチしていると考えられます。

これは、チップ上で稼働している複数のコアにもあてはまります。L3キャッシュとメモリ・コントローラはコア間で共有されるため、あるコアのアクティビティが別のコアのストランドのパフォーマンスに影響する可能性があります。

図7に、SPARC T5プロセッサ上の1つのSPARCコアを表したブロックレベルの図を示します。1プロセッサあたり16のコアが実装されています。

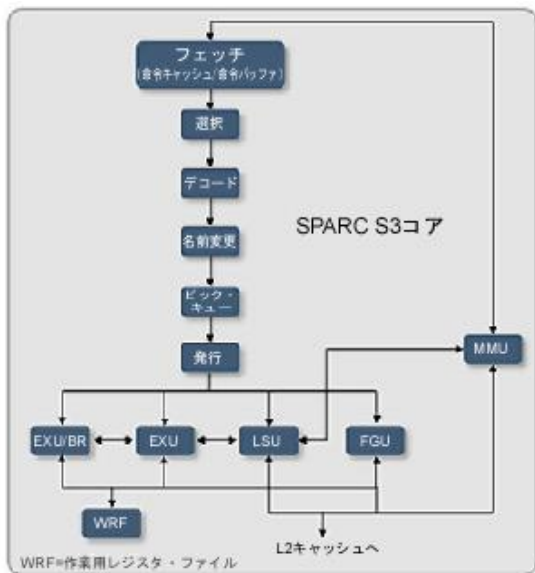


図7. SPARC T5プロセッサのシングル・コアのブロックレベル図

各コアに実装されているコンポーネントは次のとおりです。

- **トラップ・ロジック・ユニット (図中になし)** : トラップ・ロジック・ユニット (TLU) は、マシンの状態と、例外処理および割り込みを更新します。
- **命令フェッチ・ユニット** : 命令フェッチ機能は、スレッドを選択し、選択したスレッドの命令キャッシュ (icache) から命令をフェッチして、サイクルごとに最大で4つの命令を選択段階に提供します。SPARC T5プロセッサでは、次の主要機能を実行します。
 - フェッチするスレッドを選択する。
 - 選択したスレッドの命令キャッシュから命令をフェッチし、選択ユニットの命令バッファ内に配置する。
 - フェッチするスレッド上の遅延制御転送命令 (DCTI) の方向およびターゲットを予測する。

- 命令キャッシュでキャッシュ・ミスが発生した場合に、レベル2キャッシュ（L2\$）からデータをフェッチし、事前にデコードして、命令キャッシュに格納する。
- **選択ユニット**：選択ユニットはおもに、SPARC T5プロセッサのパイプライン上で実行するスレッドをサイクルごとにスケジューリングします。サイクルごとに、8つのスレッドのうち実行するスレッドを最大で1つ選択できます。スレッドは、ReadyまたはWaitのいずれかの状態です。スレッドは、同期後の状態、誤って予測された分岐状態、有効な命令のない状態、または待機状態になっている関連する命令により、Wait状態となる可能性があります。選択ユニットは、各スレッドを平等に実行するためにLRU（Least Recently Used）アルゴリズムを使い、サイクルごとに、準備が整っているスレッドの中から実行するスレッドを1つ選択します。選択されたスレッドは、最大で2つの命令をサイクルごとにデコード・ユニットに送信します。
- **デコード・ユニット**：SPARC T5プロセッサのデコード・ユニットは、次を実行します。
 - 無効な命令を特定する。
 - サイクルごとに最大で2つの命令の整数およびFPソースとシンクをデコードするとともに、ソース/シンクの依存関係を検出する。
 - 整数およびFPレジスタのフラット・マッピングを生成する。
 - 条件コード・ソースと宛先をデコードする。
 - 複雑な命令のmicro-opsを生成する。
 - 命令スロット割当てを生成する。
 - DCTI（遅延制御転送命令）カップルを検出する。
 - 例外または無効を検出した場合にNOOPを作成する。
 - レジスタ・ウィンドウの事前コピーを保持し、特定のレジスタ・ウィンドウで命令を実行する。
 - サイクルごとに最大で2つの命令をデコードする。
 - 名前変更ユニット（RU）の一部である論理マップ・テーブル（LMT）のデータおよびアドレス指定を準備する。
- **名前変更ユニット**：名前変更ユニットでは、命令の宛先の名前を変更し、宛先ソースのスレッド内での命令間の依存関係を解決するとともに、発行スロットに基づいてエイジ・ベクターの依存関係を作成します。名前の変更には、R1、R2、R3の3つのサイクルが必要です。サイクルごとに、名前変更ユニットは、D2サイクルの終了時にデコード・ユニットから最大で2つの命令を取得します。命令の各グループはデコード・グループと呼ばれます。名前変更ユニットは、デコード・ユニットから受け取った命令のデコード・グループを分解しません。
- **ピック・ユニット**：ピック・ユニットは、40エントリ・ピック・キュー（PQ）からサイクルごとに最大で3つの命令をスケジューリングします。最大で3つの命令（2つの命令に加えて、1つのデータ格納取得操作）がR3の第2フェーズの間に作成されます。PQは、ピック・サイクルの最初のフェーズで読み込まれます。
- **発行ユニット**：発行ユニットはおもに、命令ソースおよびデータを実行ユニットに提供します。SPARC T5プロセッサには、図8に示すように、3つの発行スロットに対応する6つの実行ユニットがあります。

発行スロット	ユニット
0	ロード/格納ユニット 整数演算ユニット0
1	整数演算ユニット1 分岐ユニット FGU SPU
2	データ格納操作

図8. 発行スロットと実行ユニットの関係

浮動小数点/グラフィックス・ユニット：浮動小数点/グラフィックス・ユニット（FGU）は各コアにあり、そのコアに割り当てられた8つのスレッドすべてによって共有されます。32の浮動小数点レジスタ・ファイルのエントリがスレッドごとに提供されます。結合浮動小数点乗加算命令が実装されています。さらに、SPARC64 VII命令セットからの整数の結合乗加算命令も追加されました。これも、実行中のアルゴリズムに基づいて暗号計算の一環として実行されます。

SPARC T5プロセッサ用に新設計されたコアは、16段階の整数パイプライン、20段階のロード/格納パイプライン、および27段階の浮動小数点グラフィックス・パイプラインを実装します。これらすべてがSPARC T5プロセッサの8コアそれぞれに備わっています（図9）。

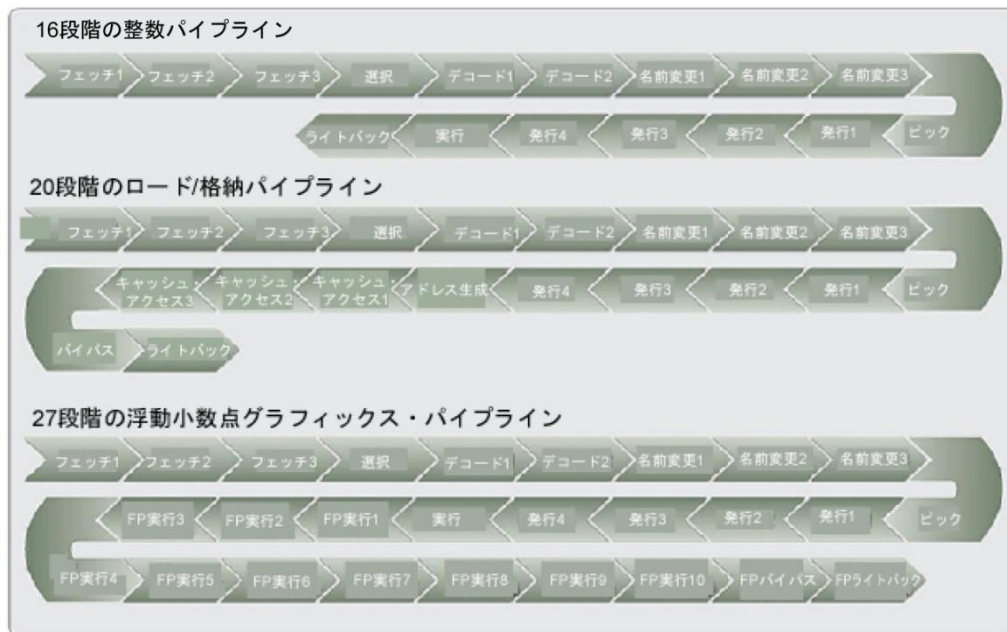


図9. 16段階の整数パイプライン、20段階のロード/格納パイプライン、および27段階の浮動小数点グラフィックス・パイプラインは、SPARC T5プロセッサの各コアに備わっています。

- ストリーム処理ユニット**：各コアには、暗号処理を行うストリーム処理ユニット（SPU）が搭載されています。この機能はSPARC T5プロセッサのコア・パイプライン内に実装されており、29の新しいユーザー・レベルの命令でアクセスされます。
- ロード/格納ユニット**：ロード/格納ユニット（LSU）は、すべてのメモリ参照命令を処理するとともに、すべてのメモリ参照を正しい順序に並べ替えます。LSUは、ピック・ユニットがピックしたばらばらな順序でロード命令および格納命令を受け取ります。ロードが他のロードの順序と入り組んで発行される場合や、格納が他のロードおよび格納の順序とは違う順序で発行される場合があります。ただし、ロードが前のストアよりも先に発行されることはありません。命令セットが要求するメモリ参照の他に、LSUにもハードウェア・プリフェッチャが含まれており、検出したアクセス・パターンに基づいてL1キャッシュにデータをプリフェッチします。
- メモリ管理ユニット**：メモリ管理ユニット（MMU）は、ハードウェア・テーブル・ウォーク（HWTW）を提供し、8KB、64KB、4MB、256MB、および2GBのページに対応します。
- 整数演算ユニット**：整数演算ユニット（EXU）は、サイクルごとに最大で2つの命令を実行できます。単一サイクルの整数命令は、EXU0（slot0）パイプラインまたはEXU1（slot1）パイプラインのいずれかで実行されます。アドレス・ロード操作およびアドレス格納操作はEXU0（slot0）で実行されます。分岐命令はEXU1（slot1）で実行されます。浮動小数点、マルチサイクル整数、およびSPU命令はEXU1（slot1）パイプラインを通過します。データ格納操作はEXU0（slot2）に進みますが、アドレス格納操作は同じ命令にも発生する必要があるため、EXUはこれを別個の命令と見なしません。

図10に、デュアルEXUと作業用レジスタ・ファイル（WRF）、浮動小数点レジスタ・ファイル（FRF）、および整数レジスタ・ファイル（IRF）、ならびにさまざまなデータ・パスを示し、デュアル整数パイプライン機能を説明します。

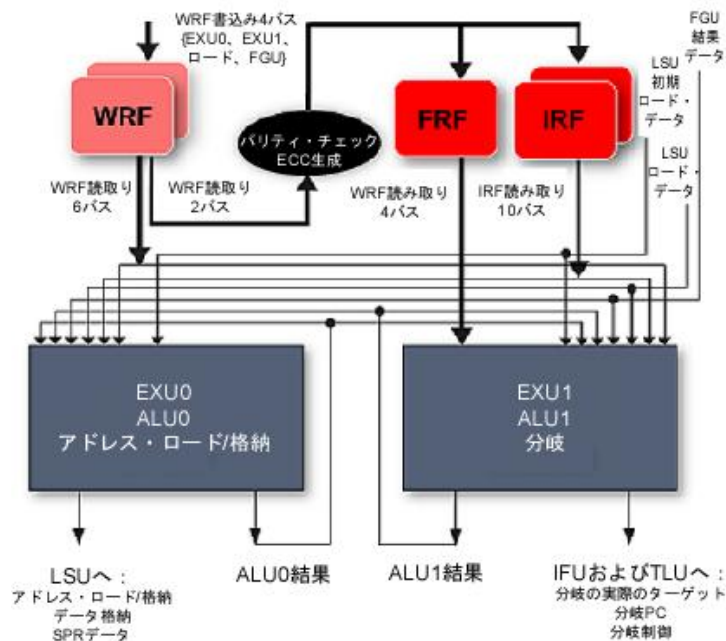


図10. スレッドは2つの整数パイプライン間でインターリーブされ、実行する整数処理の種類に応じてEXU0またはEXU1に限定されます。

ストリーム処理ユニット (SPU)

各コアのSPUは、パイプライン自体の一部としてコア内に実装され、コアと同じクロック速度で動作します。SPARC T5プロセッサは、次の暗号化アルゴリズムをサポートします。

- DH、DES/3DES
- AES-128/192/256
- Kasumi、Camellia
- CRC32c、MD5
- SHA-1、SHA-224、SHA-256、SHA-384、SHA-512
- MPMUL/MONTMUL/MONTSQR命令を介したRSA

暗号化アルゴリズム（上記のグループのハードウェアでサポート）は実際には、FGUと整数パイプラインの一部を使用します。図11に、SPUの基本的な論理パイプラインを示します。

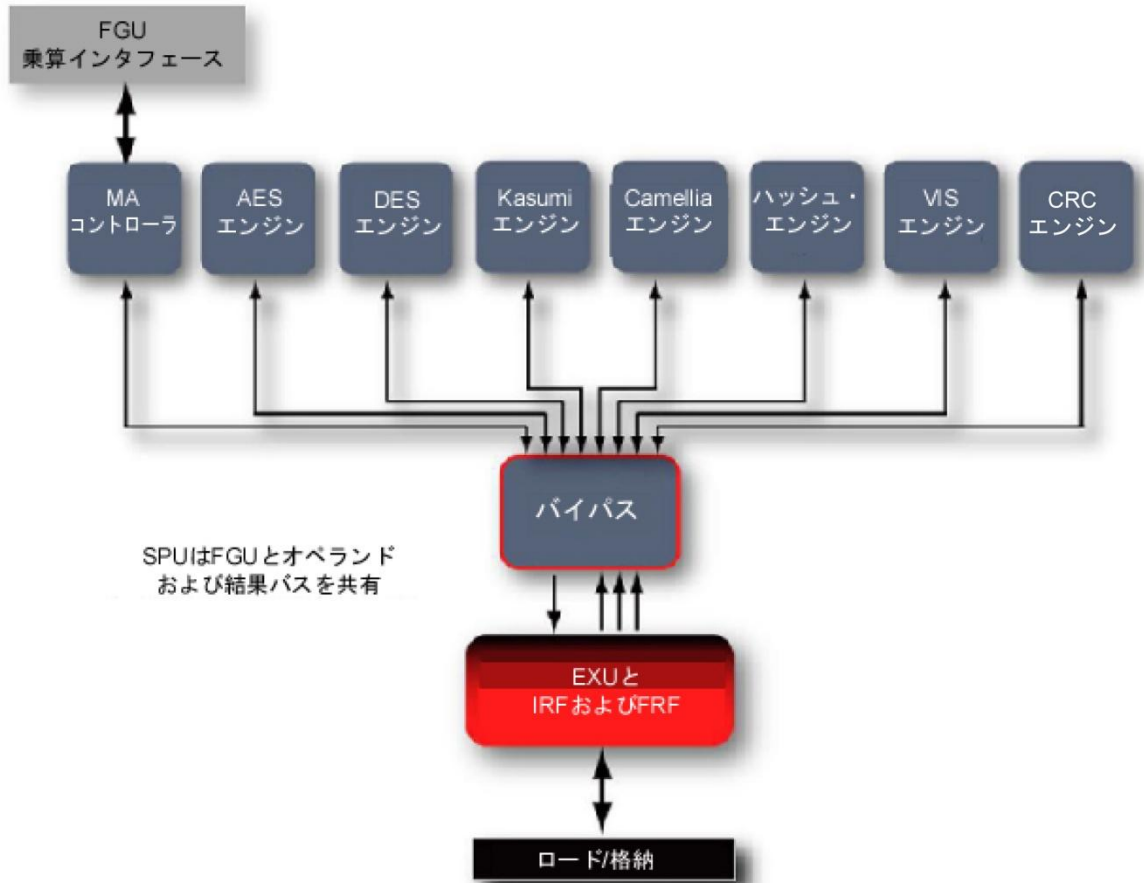


図11. 各コア内のSPUパイプラインの論理図

内蔵PCIe Generation 3のサポート

SPARC T5プロセッサは、デュアル・オンチップPCIe Generation 3 (Gen3) インタフェースを搭載しています。各インタフェースは、ポイント・ツー・ポイントのデュアルシンプレックス・チップのインターコネクトを介して、x1レーンごとに8b/秒で双方向に動作します。つまり、各x1レーンは2つの単指向性の1ビット幅の接続で構成されており、1つは上がり方向のトラフィック、もう1つは下り方向のトラフィック用です。内蔵IOMMUはI/Oの仮想化をサポートし、PCIe BUS/Device/Function (BDF) の番号を使用して、デバイスの分離を処理します。理論上のI/O帯域幅の合計は (x8レーンの場合) 16GB/秒となり、最大のペイロード・サイズはPCIe Gen3インタフェースあたり256バイトになります。実現可能な実際の帯域幅は約14.8GB/秒となる可能性が高く、オフチップPCIeスイッチとの統合用にx8 SerDesインタフェースが1つ装備されています。

マルチコアの拡張性を実現するOracle Solaris

Oracle Solaris 10および11は、SPARC T5プロセッサ・ベース・システムの大量のリソースを活用するよう特別に設計されています。つまり、Oracle Solarisは、仮想化の主要機能、最適な利用率、高可用性、比類ないセキュリティ、および卓越したパフォーマンスを、水平方向および垂直方向に拡張可能な両環境にもたらしめます。Oracle Solarisは、広範なSPARCおよびx86ベース・システムで動作し、既存のアプリケーションとの互換性が保証されています。SPARC T5プロセッサをベースにしたシステムでもっとも魅力的な特徴の一つは、Oracle Solarisやアプリケーションにとって、なじみのある対称型マルチプロセッシング (SMP) システムに見えることです。さらに、Oracle Solaris 10および11には、オラクルのマルチコア/マルチスレッド・アーキテクチャ上のアプリケーションのパフォーマンスを改善する数多くの機能が搭載されています。

- 高速暗号処理** : Oracle Solarisの暗号化フレームワーク (最初のリリース) およびSPARC T5プロセッサにより、高速暗号処理がサポートされます。SPARC T5プロセッサは、暗号化ハードウェア実装へのアクセスを許可します。今回初めて、ユーザー・レベルの命令によって、コプロセッサではなく適切なパイプライン自体に暗号が実装されます。つまり、ハードウェア・ベースの暗号をより効率的に実装でき、特権レベルでの変更が不要になるため、暗号化アルゴリズムの計算が大幅に効率化されます。また、命令パイプライン自体に実装された各種暗号をデータベース運用ではるかに効率的に利用できます。オラクルではセキュリティを非常に重視しており、Oracleスタックのすべての階層にわたってSPARC T5プロセッサに組み込まれた暗号化機能を使用することにより、パフォーマンスをほとんど低下させることなく、データ・セキュリティを大幅に向上させます。
- クリティカル・スレッドの最適化** : Oracle Solaris 10および11には、CLIまたは関数のシステム・コールのいずれかを使って優先度を60以上に引き上げることにより、ユーザーまたはプログラマーがOracle Solaris Schedulerに「クリティカル・スレッド」として認識させる機能が備わっています。これを行った場合、そのスレッドはシングル・コア上で自動的に実行され、そのスレッドのコアのすべてのリソースを利用します。このシングルスレッドのシングル・コアでの実行は、利用可能なCPUよりも多くの実行可能スレッドが存在する場合には実行できません。この制限は、他のスレッドに対するリソースの枯渇を防ぐために設けられました。Oracle Solarisでは、クリティカル・スレッドの最適化はさらに強化される予定です。

- **マルチコア/マルチスレッドの認識**：Oracle Solaris 10および11ではSPARC T5プロセッサの階層が認識されるため、スケジューラを使用して、使用可能なすべてのパイプラインに対して効果的な負荷分散を実施できます。これらのプロセッサを128個の論理プロセッサとして使用する場合も、Oracle Solarisではサポートするコアおよびスレッド間の相関関係を把握し、スレッドを迅速かつ効率的に実装できるようにします。
- **きめ細かな管理**：SPARC T5プロセッサの場合、Oracle Solarisは個々のコアとスレッド（論理プロセッサ）を有効または無効にできます。また、プロセッサ・セットなど、Oracle Solarisの標準機能によって、論理プロセッサのグループを定義し、このグループに対してプロセスまたはスレッドをスケジューリングする機能が提供されます。
- **インタフェースのバインディング**：Oracle Solarisでは必要に応じて、プロセスや個々のスレッドをプロセッサまたはプロセッサ・セットにバインドできるため、大幅な柔軟性が得られます。
- **仮想化ネットワークおよびI/Oのサポート**：Oracle Solarisには、オンチップのPCIeインタフェースのサポートを含む、SPARC T5プロセッサ上のコンポーネントおよびサブシステムに対するサポートと仮想化テクノロジーが含まれています。高パフォーマンス・ネットワーク・アーキテクチャの一環として、Oracleマルチコア/マルチスレッド対応デバイス・ドライバが提供されているため、仮想化フレームワーク内で実行されるアプリケーションは、I/Oデバイスおよびネットワーク・デバイスを効果的に共有できるようになります。
- **Oracle SolarisにおけるNon-Uniform Memory Accessの最適化**：SPARC T5-2、T5-4、およびT5-8サーバー上の各SPARC T5プロセッサによってメモリが管理されるため、これらの実装はNon-Uniform Memory Access (NUMA) アーキテクチャとなります。NUMAアーキテクチャの場合、プロセッサが自身のメモリにアクセスするために要する時間は、別のプロセッサによって管理されるメモリにアクセスする時間よりやや短縮されます。Oracle Solarisは、アプリケーションに対するNUMAの影響の軽減、NUMAアーキテクチャのパフォーマンス改善に特に役立つ次のテクノロジーを提供します。
 - **メモリ配置の最適化 (MPO)**：Oracle Solarisでは、MPOを使用して、サーバーの物理メモリ全体にわたるメモリの配置状況を改善することで、パフォーマンスを向上します。MPOにより、システム内の適切なバランスを維持しながら、メモリが、そのメモリにアクセスするプロセッサにできる限り近い位置に配置されます。結果として、MPOにより、多数のデータベース・アプリケーションの実行速度が大幅に向上します。
 - **Hierarchical Lgroup Support (HLS)**：HLSは、より複雑なメモリ待機時間の階層を持つシステムのパフォーマンスを最適化することにより、Oracle SolarisのMPO機能を向上させます。Oracle Solarisでは、HLSを通じてメモリとの距離を識別できるため、アプリケーションにおける待機時間がもっとも短くなるようにリソースを割り当てることができます。特定のアプリケーションがデフォルトでローカル・リソースを使用できない場合、Oracle Solarisでは、HLSを利用して、もっとも近くにあるリモート・リソースを割り当てます。
- **Oracle Solaris ZFS**：Oracle Solaris ZFSでは、世界初となる128ビットのファイル・システムによってデータ管理を劇的に進歩させることで、複雑なストレージ管理の概念を自動化および統合し、無限の拡張性を実現します。Oracle Solaris ZFSは、I/Oの発行順序に関する従来の制約をほぼすべて解消するトランザクション・オブジェクト・モデルに基づいており、劇的なパフォーマンスの向上が実現されます。また、発見されにくいデータ破損の検出と修正を行う64ビットのチェックサムですべてのデータが保護され、データの整合性が維持されます。

- **セキュアで堅牢なエンタープライズ・クラス的环境**：Oracle Solarisには恣意的な犠牲は必要ありません。既存のSPARCアプリケーションを変更せずに、引き続きSPARC T5プラットフォーム上で実行できるため、ソフトウェアへの投資が保護されます。また、マルチレベルの認証セキュリティによって、Oracle Solaris環境が侵入から保護されます。Oracle Solarisの障害管理アーキテクチャによって、Oracle Solarisの予測的自己修復機能などの要素がハードウェアと直接通信できるようになるため、計画停止時間と計画外停止時間の両方が削減されます。Oracle Solaris DTraceなどの効果的なツールにより、システムのリソースを最大限に利用できるようにアプリケーションを調整できます。

Oracle Solaris 11オペレーティング・システム

SPARC T5サーバーは、Oracle Solaris 10とOracle Solaris 11の両方をサポートしています。Oracle Solaris 11を利用する準備の整っていないデータセンターでは、Oracle Solaris 10のみを使用してSPARC T5サーバーを配備できます。ただし、Oracle Solaris 11は多数の新機能を備えており、これらによって管理コストを制御でき、構成の柔軟性が向上し、クラウド・インフラストラクチャへの配備も可能になるため、Oracle Solaris 11による配備を強くお勧めします。

Oracle Solarisは、次の機能を備えています。

- **高度な信頼性**：総合ソリューション・スタック全体の包括的なテストと、ハードウェア障害およびソフトウェア障害を対象とした予測的自己修復機能やOracle Solaris ZFSの持つデータ整合性機能、Oracle Solaris DTraceによるリアルタイムの可観測性などにより、アップタイムを向上させています。
- **卓越したパフォーマンス**：Oracle Solarisは最新のSPARCプロセッサ・テクノロジーに合わせてスループットと拡張性が最適化されており、Transaction Processing Performance Council (TPC) のTPC-HおよびTPC-Cベンチマーク、オラクルのPeopleSoft、Oracle Business Intelligence Enterprise Editionなどの多数のベンチマークで記録的なスコアを達成しています。
- **組み込みの仮想化機能**：他のOS仮想化機能とネットワーク仮想化機能に加え、Oracle Solaris ZonesとOracle VM Server for SPARC（旧称Sun Logical Domains）が組み込まれているため、著しいオーバーヘッドを伴わない効率的な統合により、柔軟性とパフォーマンスを向上させられます。
- **幅広いセキュリティ・インフラストラクチャ**：Oracle Solarisはマルチテナント環境に必要な区分化機能と制御機能を備えており、政府機関や金融機関の厳密な要件を満たすことができます。
- **確かなサポート**：オラクルは、システムを運用するお客様がいる限り、Oracle Solarisの各リリースのサポートを持続し、ビジネス上の合理性がある限りソフトウェア・インフラストラクチャを使用し続けられるようにしています。

Oracle Solarisの予測的自己修復、障害管理アーキテクチャ、およびサービス管理機能

Oracle Solarisは、障害管理および予測的自己修復が可能なシステムとサービスを構築、展開するためのアーキテクチャを備えています。

- Oracle Solarisの予測的自己修復機能は、さまざまなハードウェア障害とアプリケーション障害の診断、分離、復旧を自動的に実行します。これにより、ビジネスに不可欠なアプリケーションと基本的なシステム・サービスは、ソフトウェアや主要ハードウェア・コンポーネントに障害が発生した場合や、ソフトウェアの設定ミスがあった場合でも、中断することなく継続できます。
- ハードウェアおよびソフトウェアのエラーに関するデータは、Oracle Solarisの障害管理アーキテクチャ (FMA) によって収集されます。FMAは、さまざまなエージェントを使用して根本的な問題を自動的にかつサイレントに検出および診断し、障害が発生したコンポーネントをオフラインにすることで自動的に対応します。
- Oracle Solarisのサービス管理機能は、アプリケーション・サービスを管理者が一定の方法で確認し、管理できるファーストクラス・オブジェクトに変換して、アプリケーション・サービス用の標準化された制御メカニズムを作成します。これで、管理者が誤ってサービスを終了した場合や、ソフトウェアのプログラミング・エラーの結果サービスが中止された場合、または根本的なハードウェアの問題によってサービスが中断した場合に、サービスを自動的に再起動させることができます。

予測的自己修復機能と障害管理アーキテクチャを使用すると、障害が発生しているプロセッサのスレッドまたはコア、リタイアしたと想定されるメモリ・ページ、I/Oのログ・エラーまたは障害、システムによって検出されたその他のあらゆる問題をオフラインにすることができます。

Oracle Solaris暗号化フレームワーク

ユーザーおよびカーネル・レベルのOracle Solarisの暗号化フレームワークは、複数のセキュリティ暗号への直接的なインタフェースをアプリケーションに提供します。これらの暗号は、ソフトウェア・レベルまたはハードウェア・レベルで実装できます。オラクルのマルチコア/マルチスレッド・プロセッサと、チップに実装されたこれらの暗号化機能を使うことで、Oracle Solarisで動作するアプリケーションはハードウェア・レベルの暗号サービスを透過的に使用できます。これにより、セキュリティで保護されたアプリケーションの開発時間だけでなく、アプリケーション導入時のシステムの負荷が大幅に削減され、開発者が大規模システム導入向けの安全なアプリケーションを作成するのに役立ちます。

エンド・ツー・エンドの仮想化テクノロジー

組織は、個別のワークロードを少数のパワフルなシステムに統合し、その一方で使用率を高めようとしています。その結果、仮想化テクノロジーがますます人気を集めています。SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールは仮想化に特化して設計されており、処理から仮想化ネットワークやI/Oに至るまで、複数のリソースを極めて細かく分けれます。もっとも重要なのは、オラクルの仮想化テクノロジーが、高価なアドオンとしてではなく、システムの一部として提供されている点です。

マルチスレッド・ハイパーバイザ

前世代のUltraSPARCおよびSPARCプロセッサと同様に、SPARC T5プロセッサはマルチスレッド・ハイパーバイザを提供します。マルチスレッド・ハイパーバイザは、プロセッサと緊密に統合された、安定した仮想マシン・アーキテクチャを実現する小さいファームウェア・レイヤーです。ハイパーバイザは基盤となるマルチコア/マルチスレッド・プロセッサと直接やり取りするため、マルチスレッドは非常に重要です。このアーキテクチャは、シングル・コア内で複数のスレッドをコンテキスト切替えることができます。競合他社のアーキテクチャでこのようなタスクを行うと、追加のソフトウェアと多大なオーバーヘッドが必要となります。

図12に示すように、仮想化テクノロジーに関連するレイヤーがハイパーバイザの上部に構築されています。オラクルのアプローチの強みは、プロセッサから、完全にスレッド化されたJavaアプリケーション・モデルを使用するアプリケーションまで、アーキテクチャのすべてのレイヤーが完全にマルチスレッド化される点です。新しいテクノロジーと異なり、Oracle Solarisは1992年からマルチスレッドをサポートしています。この実績は、他のレベルでの新テクノロジーの採用決定に役立っており、最終的には、すべてのレベルで並列処理や仮想化を行うシステムとなりました。プロセッサやハイパーバイザに加え、オラクルでは完全にマルチスレッド化したネットワークと、完全にマルチスレッド化したOracle Solaris ZFSファイル・システムを提供しています。Oracle VM Server for SPARC、Oracle Solaris Zones、およびマルチスレッド・アプリケーションは、必要とするリソースを確実に受け取ることができます。

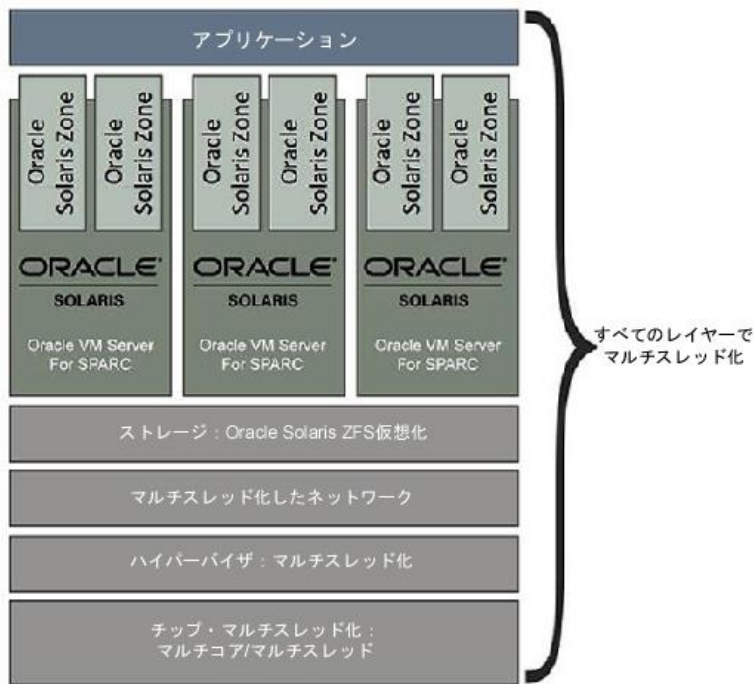


図12. オラクルはテクノロジー・スタックのすべてのレベルに並列処理と仮想化を提供しています。

Oracle VM Server for SPARC

オラクルのマルチコア/マルチスレッド・テクノロジーを使用するすべてのOracleサーバーでサポートされるOracle VM Server for SPARCは、独立したオペレーティング・システム・インスタンスを実行する完全な仮想マシンを実現します。各オペレーティング・システム・インスタンスには、仮想化されたCPU、メモリ、ストレージ、コンソール、および暗号化デバイスが含まれます。Oracle VM Server for SPARCアーキテクチャでは、Oracle Solaris 10などのオペレーティング・システムがハイパーバイザに書き込まれます。この処理により、各ドメインのオペレーティング・システムには、基盤となるサーバー・ハードウェアの安定している、最適化された仮想化可能な内容が反映されます。各ドメインは完全に分離されており、1つのプラットフォーム上に作成できる仮想マシンの最大数は、システム内に物理的に搭載されたハードウェア・デバイス数ではなく、ハイパーバイザの機能によって異なります。たとえば、1基のSPARC T5プロセッサを備えたSPARC T5-1Bサーバー・モジュールは最大128のドメインをサポートしており、個別のドメインごとに独自のOSインスタンスを実行できます。

Oracle VM Server for SPARC 3.0は、あるドメインから別のドメインへのライブ・マイグレーションを実行する機能を備えています。ライブ・マイグレーションという名前が示すように、ソース・ドメインとアプリケーションを中断もしくは停止させる必要がなくなり、実行中のアプリケーションをあるドメインから別のドメインに移行できるようになりました。これにより、サーバー上の論理ドメインを、オラクルやその他のSPARC T3またはSPARC T5ベース・システムからSPARC M5-32サーバー上のPDomにライブ・マイグレーションできます。

ドメインを活用することで、複数のオペレーティング・システム・インスタンスを同時に単一プラットフォーム上に構成するための柔軟性を得られます。さらに、管理者は仮想デバイス機能を利用することで、ドメイン上にホストされているソフトウェア・スタック全体を物理マシン間で転送できます。また、ドメインはOracle Solaris Zonesをホストすることで、両方のテクノロジーの分離、柔軟性、および管理の機能を得られます。Oracle VM Server for SPARCとSPARC T5プロセッサを緊密に統合することで、Oracle Solarisは柔軟性を高め、ワークロード処理を分離するとともに、サーバー利用率の最大化を促進します。

Oracle Solaris Zones

Oracle Solaris 11は、Oracle Solaris Zonesと呼ばれる（Oracle Solaris 10ではOracle Solarisコンテナと呼ばれていた）独自のパーティショニング・テクノロジーを備えています。このテクノロジーを使用すると、実行中のアプリケーションに対して分離されたセキュアな環境を作成できます。Oracle Solaris Zoneは、1つのOracle Solarisインスタンス内に作成された仮想オペレーティング・システム環境です。Oracle Solaris Zonesを使用すると、アプリケーションとプロセスをシステムの残りの部分から切り離すことができます。このように分離することで、Oracle Solaris Zone内のプロセスが別のOracle Solaris Zoneで実行されているプロセスによって妨げられることがなくなるため、セキュリティと信頼性が向上します。

マルチプロセッサ・システム内のCPU（またはSPARC T5プロセッサ内のスレッド）はプロセッサ・セットとして論理的にパーティション化して、リソース・プールにバインドできます。最終的には、そのリソース・プールをOracle Solaris Zoneに割り当てることができます。リソース・プールには、CPUリソース消費の重複を避けるためのワークロード分離機能があります。また、クラス割当てのスケジューリングとプロセッサ・セットに対する永続的な構成メカニズムも存在します。さらに、リソース・プールの動的機能を使用すると、管理者はワークロード要求の変化に応じてシステム・リソースを調整できます。

Oracle Solaris Zonesテクノロジーは、古い環境を新しいプラットフォームに統合するための優れたツールです。これにより、アプリケーションは、最新のCPU、メモリ、およびI/Oテクノロジーの向上したパフォーマンスや、より高度な信頼性、可用性、および保守性（RAS）を備えたシステムにアプリケーションを配備できることによるメリットを得られます。図13に、一般的な統合シナリオを示します。

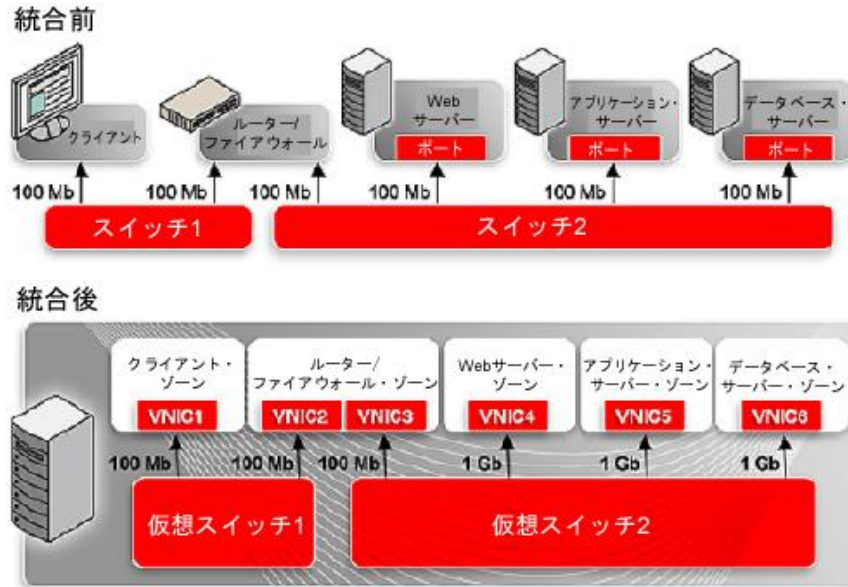


図13. Oracle Solaris Zonesによるシステム統合のメリット

複数の仮想化テクノロジーを組み合わせることで、TCOを削減し、ビジネス目標を達成できます。たとえば、各論理ドメイン内で複数のOracle Solaris Zonesを実行できます。図14では、各論理ドメインによって異なるOracle Solarisリリースが分離されています。これは、通常、最新のOSを実行すると別のコストがかかる場合に実行されます。次のステップは、アプリケーションを、そのアプリケーション専用のOracle Solaris Zoneに分離することです。これにより、きめ細かなリソース割当ておよびプロセス分離を実現できます。Oracle Solaris 8または9についてのみ認定されているアプリケーション用には、Oracle Solarisレガシー・コンテナを使用できます。これにより、管理者は、ビジネスによって変更を求められる前にすべてのソフトウェアをアップグレードすることを強制されずに、新しいSPARC T5のパフォーマンスと機能を利用できます。

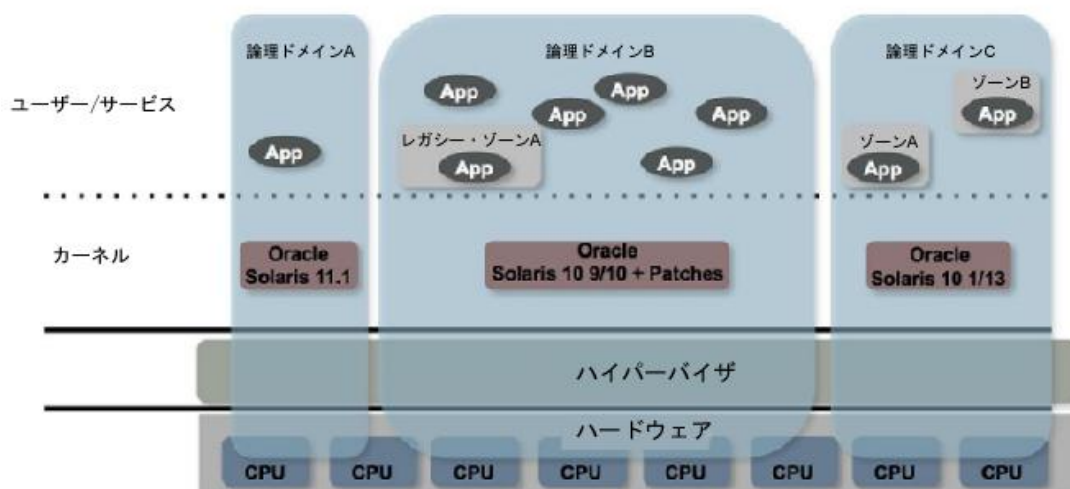


図14. 各論理ドメイン内でのOracle Solaris Zonesの実行

エンタープライズ・クラスの管理

新しいテクノロジーについては、多くの場合、ツールやアプリケーションが誕生するまでに相応の時間がかかりますが、利用可能なリソースを活用する機敏で可用性の高いサービスを実現するには、安定した開発ツール、オペレーティング・システム、ミドルウェア、および管理ソフトウェアが不可欠です。幸いなことに、SPARC T5プロセッサ・テクノロジーは画期的であるにもかかわらず、SPARC T5-2、T5-4、およびT5-8サーバーやSPARC T5-1Bサーバー・モジュールには以前のSPARCシステムとの完全なバイナリ互換性があり、現在導入済みのツールやOracle Solarisによる堅実な基盤ですぐに実行できるようになっています。さらに、これらのシステムには洗練されたツールが多数用意されており、ワークロードの集約や管理に合わせて、アプリケーションを開発し、調整できるうえ、SPARC T5プロセッサのリソースを効率的に利用できます。

システム管理テクノロジー

どの組織でもシステムの数が増え続けているため、複雑さの増すインフラストラクチャをライフ・サイクル全体を通して管理することが困難になってきています。システムを効果的に管理するには、おもなシステム要素の動作を感知して修正できる統合ハードウェア、およびおもな管理タスクを自動化できる高度なツールの両方が必要です。

Oracle Integrated Lights Out Manager

オラクルのすべてのサーバーで提供されているOracle Integrated Lights Out Manager (Oracle ILOM) サービス・プロセッサは、システム・コントローラとして動作して、SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールの管理およびリモート管理を容易にします。このサービス・プロセッサは、オラクルの他のモジュラー・サーバーやラックマウント型のx86サーバーで使用される実装に似ています。そのため、これらのサーバーは、既存の管理インフラストラクチャと容易に統合できます。効率的なシステム管理に重要なOracle ILOMは、次の機能を提供します。

- IPMI 2.0準拠のサービス・プロセッサを実装し、IPMI管理機能をサーバーのファームウェア、OS、およびアプリケーション、ならびにOracle ILOM 3.2イーサネット管理インタフェースを介してサービス・プロセッサにアクセスするIPMIベースの管理ツールに提供し、さらに、サーバー・モジュールやシャーシ内に装備された環境センサーの可視性を提供する。
- CPU、DIMM、電源を含むサーバーのインベントリと環境制御を管理し、HTTPS、CLI、およびSNMPによってこのデータにアクセスできるようにする。
- テキスト表示のリモート・コンソール・インタフェースを提供する。
- すべてのシステム・ファームウェアのアップグレードをダウンロードするための手段を提供する。

また、Oracle ILOMサービス・プロセッサにより、管理者は、プラットフォームで稼働するオペレーティング・システムとは独立して、システム動作に干渉することなく、サーバーをリモート管理できます。Oracle ILOMは、ハードウェアの障害、警告、およびその他の関連するイベントに関するアラートを各サーバーに電子メールで送信できます。Oracle ILOMは、サーバーのスタンバイ電源を使用して、サーバーとは独立して稼働します。そのため、Oracle ILOM 3.2のファームウェアとソフトウェアは、サーバーのオペレーティング・システムがオフラインになった場合や、サーバーの電源がオフになった場合でも、動作し続けます。Oracle ILOMは、サーバーの次の状態を監視します。

- CPUの温度状態
- ハード・ドライブの有無
- エンクロージャの温度状態
- ファンの速度とステータス
- 電源のステータス
- 電圧の状態
- Oracle Solarisの予測的自己修復機能、ブート・タイムアウト、および自動サーバー再起動イベント

電力管理

サーバーの電力コストと冷却コストが重要さを増すなかで、これらのコストを削減することが、企業のデータセンターの最優先課題になっています。データセンターを拡張するために利用できる電力とスペースの制約のために、企業では、サーバーの電力効率に注目せざるをえなくなっています。規定された消費電力を超えた場合のペナルティが約定された電力会社との契約により、サーバーは、サーバーを使用する企業の管理のもとに消費電力を制限できる必要があります。企業によるサーバーの評価において、電力効率と二酸化炭素排出量が重要な要素になっています。

オラクルのマルチコア/マルチスレッド設計固有の効率性に加え、SPARC T5プロセッサには独自の電力管理機能がプロセッサのコア・レベルとメモリ・レベルの両方で組み込まれています。電力消費を抑えるため、これらの機能には、命令速度の低下、アイドル状態にあるスレッドとコアの保留、コアとメモリの両方のクロック・オフ機能が含まれています。

以下の領域で大幅なイノベーションが達成されています。

- 実行されない条件分岐など、推測に対する制限
- データ・パス、制御ブロック、アレイにおける広範なクロック・ゲーティング
- 余分なストール・サイクルをデコード段階に注入できるようにする電源調整

Oracle VM Server for SPARCを使用する仮想環境では、電力管理マネージャーが、論理ドメイン・ゲストを管理する際に次の作業を実行します。

- 電力管理ポリシーに基づいて有効にする省電力機能を決定する。
- 該当するリソースに関するハイパーバイザ・イベント通知を処理する。
- 電力管理エンジンを呼び出して、該当するリソースに関する電力状態の変更を開始し、電力調整を実行するか、または特定の利用率レベル（Oracle Solarisゲストが所有していないリソースの場合）を実現させるか、ハイパーバイザに、ハイパーバイザ/ハードウェアによって管理される電力状態を有効化または無効化させる。
- 電源状態の変更を、各Oracle Solarisゲストにおける電力管理マネージャーの協力者と調整する（これには次の作業が含まれる）。
 - 単一または複数のOracle Solarisゲストと連絡をとり、（たとえば、電力制限のために）電力の追加または削減を依頼する。
 - 単一または複数のOracle Solarisゲストと連絡をとり、（たとえば、電力制限のために）特定のリソースの電力を投入または切断する。
 - オフライン・リソースに関するOracle Solaris通知またはリソースをオンラインにする要求を（たとえば、オフライン/オンライン操作の支援やアフィニティ・エンジンの通知のために）処理する。
 - 単一または複数のOracle Solarisゲストと連絡をとり、（たとえば、リソース共有関係の管理のために）特定のリソースの省電力ポリシーに関する情報を提供する。

1つの物理ドメインだけをサポートするシステムの場合、電力ポリシーは、既存のインタフェース（SP/powermgmt policy）を通じてシステム全体に対して設定されます。複数の物理ドメインを持つシステムの場合は、電力ポリシーを、各物理ドメインに対して設定できます。

電力の使用率を制御する上で重要な要素となるのは、消費電力を制限する機能です。"強い制限"（猶予時間のない電力制限）と"弱い制限"（猶予時間のある電力制限）の両方を使用できます。物理ドメインで有効化される電力制限は、物理ドメインによって完全に所有されるボードの消費電力に対して測定されます。SPARC T5システムの場合、物理ドメインはサーバー全体です。論理ドメインの電力マネージャーは、物理ドメイン・リソースの電力状態を調整し、集約して制限に適合させます。

Oracle Enterprise Manager Ops Center

SPARC T5サーバーでは、インフラストラクチャ・スタック全体の管理を統合する集約型のハードウェア管理ソリューションとしてOracle Enterprise Manager Ops Centerを使用します。高度な仮想化管理機能およびレポート作成機能、アプリケーションからディスクまでの管理、インテリジェントな構成管理などができるため、インフラストラクチャ管理の煩わしさが軽減され、合理化、簡素化が促進されます。競合プラットフォームで使用される他のソリューションは、場合によっては、3つ、4つ、さらには5つもの異なる管理アプリケーションを必要とするため、メッセージやアラートの調整が管理者の大きな負担となります。

Oracle Enterprise Manager Ops Centerを使用する場合、データセンターの管理者は、ストレージ、ネットワーク、サーバー、Oracle Solaris、および仮想環境を単一のインタフェースから監視および管理できます。これにより、運用の効率性が向上し、運用コストが削減されます。



図15. Oracleスタックの管理

Oracle Enterprise Manager Ops Centerは、Oracleサーバーおよびエンジニアド・システムのインフラストラクチャ向けのもっとも包括的な管理ソリューションです。複数のサーバー・アーキテクチャと無数のオペレーティング・システムの管理に単一のコンソールを使用するOracle Enterprise Manager Ops Centerでは、資産の検出、ファームウェアおよびオペレーティング・システムのプロビジョニング、パッチの自動管理、パッチおよび構成の管理、仮想化の管理、包括的なコンプライアンス・レポート作成機能を使用して、SPARC T5サーバーのコンポーネントを管理できます。

Oracle Enterprise Manager Ops Centerを使用することにより、ポリシー・ベースの管理を通じてワークフローの自動化とコンプライアンスの徹底が可能です。しかも、このすべてを直感的な単一のインタフェースを使用して実現できます。Oracle Enterprise Manager Ops Centerを使用することで、ビジネス要件に合致したインフラストラクチャを効率的に配置しながら、データセンターを標準化し、ベスト・プラクティスを実装し、法令順守およびセキュリティ・ポリシーを徹底できます。図16は、直感的なOracle Enterprise Manager Ops Centerのブラウザベースのユーザー・インタフェースを示しています。

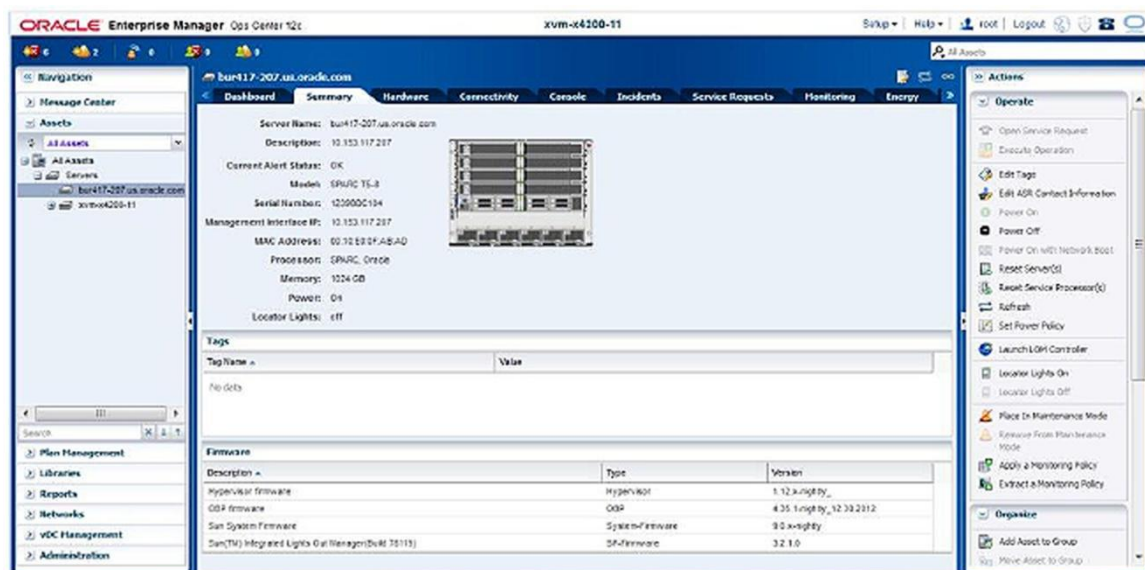


図16. Oracle Enterprise Manager Ops Centerのインタフェース

Oracle Enterprise Manager Ops Centerについて詳しくは、<http://www.oracle.com/technetwork/jp/oem/ops-center>を参照してください。

まとめ

ITサービス、アプリケーション、および仮想化されたエネルギー効率の高いデータセンターの要求に応えるには、革新的なプロセッサ、システム・プラットフォーム、オペレーティング・システムに加え、先進のアプリケーション、ミドルウェア、管理テクノロジーなどの広範なアプローチが必要です。これらの分野すべてにおける強力な技術的地位と研究開発への投資により、オラクルはこのビジョンを実現できる唯一のベンダーという立場にいます。オラクルには、企業がパフォーマンスとキャパシティのニーズに対処するうえで役に立ち、スペース、電力、および熱源を効率的に管理する効果的なソリューションが将来ではなく、現時点ですでに用意されています。

成功を収めた前世代のSPARC Tシリーズ・プロセッサをベースとするSPARC T5プロセッサは、業界の次世代の大規模スレッド化RISCプロセッサとして機能します。このプロセッサは、優れたアプリケーション・スループットと効率性を備える一方で、シングルスレッド・パフォーマンスが向上しています。プロセッサあたり128個のスレッド、オンチップ・メモリ管理を実現し、2つのPCIe Generation 3ルート・コンプレックスと、オンチップ暗号化アクセラレーションを備えたSPARC T5プロセッサは、現代のプロセッサの機能を根本から再定義します。キャッシュ一貫性を組み込んでマルチプロセッサをサポートすることで、SPARC T5プロセッサは、これらの機能の漸進的な強化を可能にします。SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールは、これらの強みを利用して、拡張性に優れた強力なサーバー・プラットフォームを実現しながら、さらに高いレベルのパフォーマンスをコンパクトなラックマウント・シャーシで提供します。このことにより、新しい課題である設置面積を削減し、確実に拡張できるデータセンター・インフラストラクチャとなります。

SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールは、もともと要求の高いデータベース、ITサービス、エンタープライズ・アプリケーション、およびWebサービスが必要とする演算処理、ネットワーク、およびI/Oのリソースを提供するとともに、効率性が極めて高い統合化を促進します。マルチスレッド化および仮想化をエンド・ツー・エンドにサポートすることにより、これらのシステムは、SPARCおよびOracle Solarisテクノロジーへの投資を守りながら、ワークロードを統合し、システム・リソースを効果的に使用可能です。Oracle VM Server for SPARC、Oracle Solaris Zones、およびJavaテクノロジーのような革新的な技術を持つこれらの極めて斬新なシステムを自社のもっとも重要なプロジェクト向けに導入することで、企業は、環境への配慮と収益向上の目標を実現可能です。

追加情報

オラクルのSPARC T5サーバー製品ラインおよびオラクルが提供する関連ソフトウェアとサービスの詳細についての参考資料を表3にまとめます。

表3. 参考資料

SPARCシステム	http://www.oracle.com/jp/products/servers-storage/servers/sparc/overview/index.html
Oracle Solaris	http://www.oracle.com/jp/products/servers-storage/solaris/solaris11/overview/index.html
Oracle Solaris Cluster	http://www.oracle.com/jp/products/servers-storage/solaris/cluster/overview/index.html
Oracle Enterprise Manager Ops Centerソフトウェア	http://www.oracle.com/technetwork/jp/oem/ops-center/index.html
Oracle Support	http://www.oracle.com/jp/support/index.html

付録A：サーバー・アーキテクチャ

SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールは、画期的なパフォーマンスを提供し、信頼性を最大化し、電力消費および複雑さを最小限に抑えるように設計されています。この項では、これらのシステムの物理的な側面とアーキテクチャ上の側面について詳しく説明します。

マザーボードおよびメモリ・サブシステム

SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールのそれぞれで、個別に設計されたマザーボードが使用されています。各システムには同じテクノロジー（SPARC T5プロセッサ、DDR3メモリ、PCIe Generation 3スイッチ、SAS-2）が展開されていますが、個々のマザーボードは独自の設計およびフォーム・ファクタを有しています。SPARC T5マザーボード（SPARC T5-4サーバーのプロセッサ・モジュール）に共通する特徴は次のとおりです。

- SPARC T5プロセッサの場合、最小1個のソケット
- SPARC T5サーバーにメモリを搭載するためのメモリ・スロット
- リモート/ローカル間のメモリ待機時間の比率1.47（Imbench読取りアクセス・テストを実行している2または4プロセッサ・システムの場合）

SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールのSPARC T5プロセッサは、新たに設計されたBuffer-on-Board（BoB）メモリ・インタフェースと4つの高速シリアル・リンクを介して、DDR3 DIMMと間接的に通信するオンチップ・メモリ・コントローラを提供します。SPARC T5プロセッサには、4つのデュアル・チャンネル・メモリ・コントローラ・ユニット（MCU）が搭載されています。各MCUは、12.8Gb/秒の総合速度でデータを転送できます。マザーボードには、各SPARC T5プロセッサ用に16個のメモリ・ソケットがあります。SPARC T5-2サーバーのマザーボードには32個のDIMMスロットがあります。これらは4つのメモリ・ライザーに分割されており、各メモリ・ライザーはマザーボードに取り付けられています。SPARC T5-4サーバーのマザーボードには最大64個のメモリ・ソケット、SPARC T5-1Bサーバー・モジュールのマザーボードには16個のメモリ・ソケットがあり、チャンネルごとに2つの1,066MHz DDR3 DIMMに対して十分なスペースを有します。

I/Oサブシステム

各SPARC T5プロセッサは、14GB/秒で双方向の動作が可能な2個の（x8）PCIe Gen 3ポートを介してやり取りします。各サーバー内で、これらのポートはネイティブではPCIe Gen 3スイッチ・チップを介してI/Oデバイスとやり取りし、PCIeカード・スロット、またはPCIeとやり取りする以下のようなブリッジ・デバイスに接続します。

- **ディスク・コントローラ**：ディスク・コントロールは、LSI Logic SAS2308 SAS/SATAコントローラ・チップによって管理されます。RAIDレベル0、1、10がサポートされます。LSIコントローラ・チップも、SPARC T5-2サーバーのDVD（光学式ドライブ）を駆動します（SPARC T5-4およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールではDVDはサポートされていません）。

- **モジュラー・ディスクのバックプレーン**：システムに応じて、6または8ディスクのバックプレーンが1つ以上のx4 SAS-2リンクによってLSIディスク・コントローラに接続されています。SPARC T5-2サーバーは、SAS-2対応6ディスク・バックプレーンをサポートします。SPARC T5-4およびT5-8サーバーは、SAS-2対応8ディスク・バックプレーンをサポートします。
- **10GbE**：SPARC T5-2、T5-4、およびT5-8サーバーは、4つの10Gb/秒イーサネット・インタフェースを各シャーシ背面に備えています。SPARC T5-1Bサーバー・モジュールは、2つの10/100/1000Mb/秒イーサネット・インタフェースを備えています。
- **USB**：すべてのサーバーで、シングルレーンのPCIeポートがPCIブリッジ・デバイスに接続します。2つ目のブリッジ・チップは33ビット66MHz PCIバスを複数のUSB 2.0ポートに変換します。

システムおよびコンポーネントの強化された保守性

最近のデータセンターでは、サーバーやコンポーネントを見つけて特定することが難しい場合があります。SPARC T5-2、T5-4、およびT5-8サーバーとSPARC T5-1Bサーバー・モジュールは、データセンターを完全に自動構成できるよう最適化されており、サーバーやモジュールを簡単に特定できます。色分けされた操作パネルでは、診断を分かりやすく表示できます。システムは温風通路/冷風通路のマルチトラック構成を行えるように設計されており、正面と背面双方の診断LEDによって、障害のあるコンポーネントをピンポイントで特定できます。障害通知機能は、障害の発生したコンポーネントを特定します。

電源、ネットワーク、および管理用の一貫性のあるコネクタ・レイアウトにより、オラクルのシステム間の移動が簡単になります。すべてのホットプラグ対応コンポーネントは、工具不要で、簡単に保守の準備ができます。たとえば、破損しやすいコンポーネントを露出させたり、不要なダウンタイムを生じさせたりすることなく、保守を行う必要のあるファン・モジュールに容易に手が届きます。

シャーシ、コンポーネント、およびサブアセンブリの堅牢な設計

オラクルのいくつかのサーバーは、信頼性と冷温操作を実現するために入念に設計されたシャーシを共有しています。シャーシの六角形の通気口なども、高い強度、最大の空気循環、最大の電子減衰をバランスよく考慮して設計されています。次世代のハード・ディスク・ドライブ・キャリアはシャーシの六角形の通気口を活用し、小型のフロント・プレートを装備して、ストレージの搭載密度を高める一方で、システムへのエアフローを増やしています。

優れた処理密度、I/O密度、およびストレージ密度を実現しているにもかかわらず、オラクルのサーバーは従来型のテクノロジーを使用して十分に冷却できます。DC-DCの電力変換を最小限にしたことも、全体的なシステムの効率性にプラスになっています。このアプローチでは、発熱を抑え、システム効率をさらに引き上げます。

ケーブル配線を最小限に抑えてエアフローを最大限に確保

ケーブル配線を最小限に抑え、信頼性を高めるため、各シャーシに適したさまざまな小型ボードを採用しています。このようなインフラストラクチャ・ボードは、SPARC T5-2、T5-4、およびT5-8サーバーでさまざまな役割を果たします。

- **パワー・ディストリビューション・ボード**は、複数の電源装置からのシステム電力をシステムの主要コンポーネントに配電します。

- ファン・ボードは、シャーシ前面または背面の一次ファンと二次ファン双方に電源接続と制御を行います。各ファン・モジュールはボードのいずれかに直接取り付けられているため、ケーブル配線は不要です。
- ディスク・バックプレーンはシャーシのディスク・ケージにマウントされており、マザーボードから独立したミニSASケーブルを使い、1つまたは2つの4チャンネルを通じてディスク・データを配信します。
- SPARC T5-2、T5-4、およびT5-8サーバーはすべて、USB 2.0および3.0インタフェースをサポートしています（シャーシの前面にUSB 2.0、シャーシの背面にUSB 3.0）。SPARC T5-2、T5-4、T5-8サーバー、およびSPARC T5-1Bサーバー・モジュールには内部USBポートも用意されています。SPARC T5-1Bサーバー・モジュールは、ドングル・ケーブルにより、前面で2つの外部USB 2.0インタフェースをサポートしています。

オラクルのSPARC T5-2サーバーの概要

拡張可能なSPARC T5-2サーバーは、Java 2 PlatformおよびEnterprise Edition (J2EEプラットフォーム) テクノロジー・アプリケーション・サービスや、エンタープライズ・リソース・プランニング (ERP)、顧客関係管理 (CRM)、サプライ・チェーン管理 (SCM)、分散データベースなどのエンタープライズ・アプリケーション・サービスを含むトランザクションおよびWebサービスを提供するよう最適化されています。数多くの拡張機能、および統合された仮想化テクノロジーを搭載したSPARC T5-2サーバーは、Tier 1とTier 2の統合ワークロードにも最適なプラットフォームとなります。SPARC T5-2サーバーは、1) SPARC T5プロセッサを1つ搭載した構成と2) SPARC T5プロセッサを2つ搭載した構成の2パターンの構成が可能です。

図17に、SPARC T5-2サーバーのブロック図を示します。

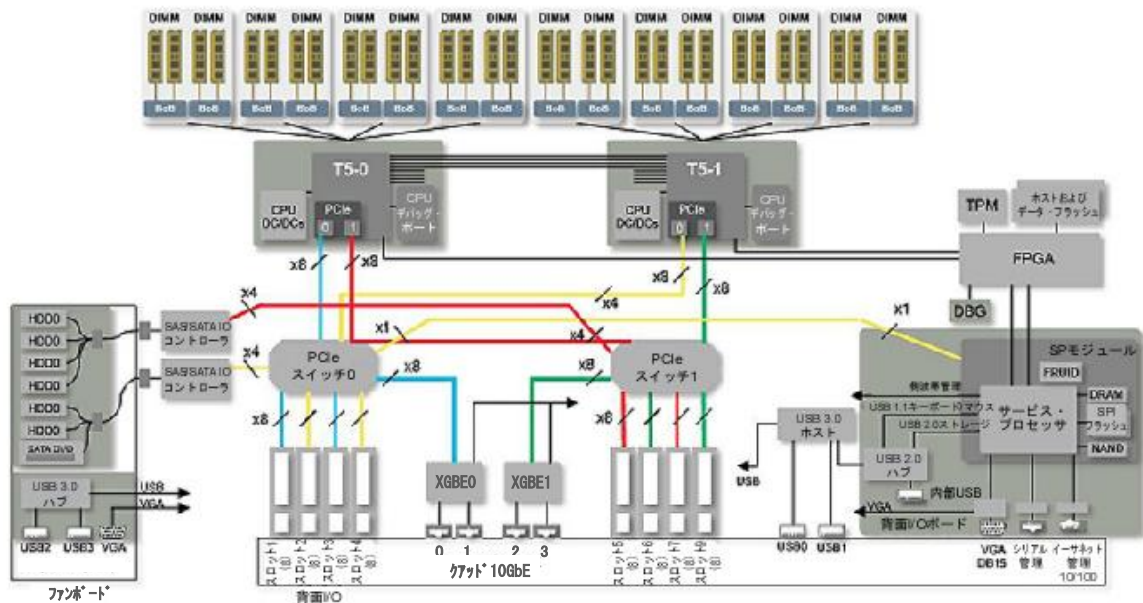


図17a. SPARC T5-2サーバー(2CPU構成)のブロック図

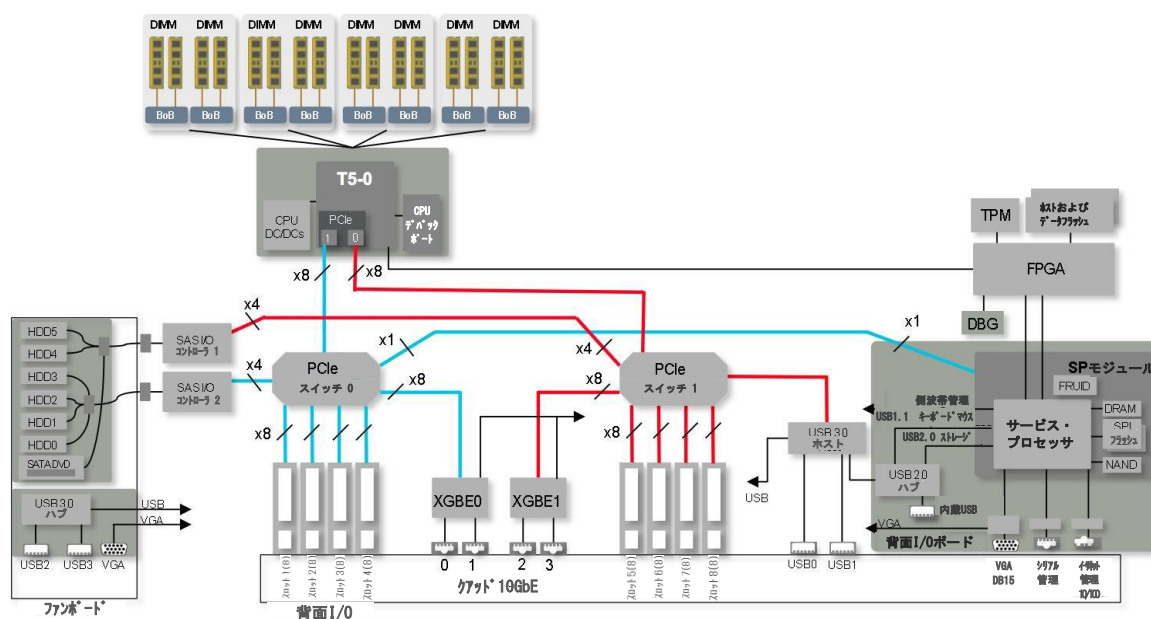


図17b. SPARC T5-2サーバー(1CPU構成)のブロック図

エンクロージャ

SPARC T5-2サーバーは、コンパクトで拡張可能な3RUラックマウント・シャーシを特徴としているため、企業は貴重なスペースを無駄にすることなく、処理要件とI/O要件を柔軟に拡張できます(表4)。

表4. SPARC T5-2サーバーの寸法と重量

サーバー/寸法	米国	米国以外の国
高さ	5.11インチ (3RU)	129.85ミリメートル
幅	17.18インチ	436.5ミリメートル
奥行	28.81インチ	732ミリメートル
重量 (PCIeカードまたはラックマウントを除く)	80ポンド	36.28キログラム

SPARC T5-2サーバーは、以下の主要コンポーネントで構成されます。

- 1CPUまたは2CPU構成 (プロセッサあたり16コアの3.6GHz SPARC T5プロセッサ)
- 最大512GBのメモリを16個のDDR3 DIMMスロットに搭載 (1CPU構成) または最大1TBのメモリを32個のDDR3 DIMMスロットに搭載 (2CPU構成) (8GB, 16GBならびに32GB DDR3 DIMMをサポート)
- 4個のオンボード10GbEポート
- 10個の専用ロープロファイルPCIe x8スロット
- 3個のUSB 2.0ポート (前面に2個、サム・ドライブ限定で内部に1個)
- 2個のUSB 3.0ポート (背面に2個)
- 6個の空きディスク・ドライブ・スロット (一般的なSAS-2ディスク・ドライブをサポート)

- Oracle ILOM 3.2システム・コントローラ
- 2個の (N+1) ホットプラグ対応/ホットスワップ対応高効率2,060W AC電源
- 6個の環境監視および制御されているファン・アセンブリ、N+1冗長

前面と背面の外観

図18に、SPARC T5-2サーバーの前面パネルと背面パネルを示します。

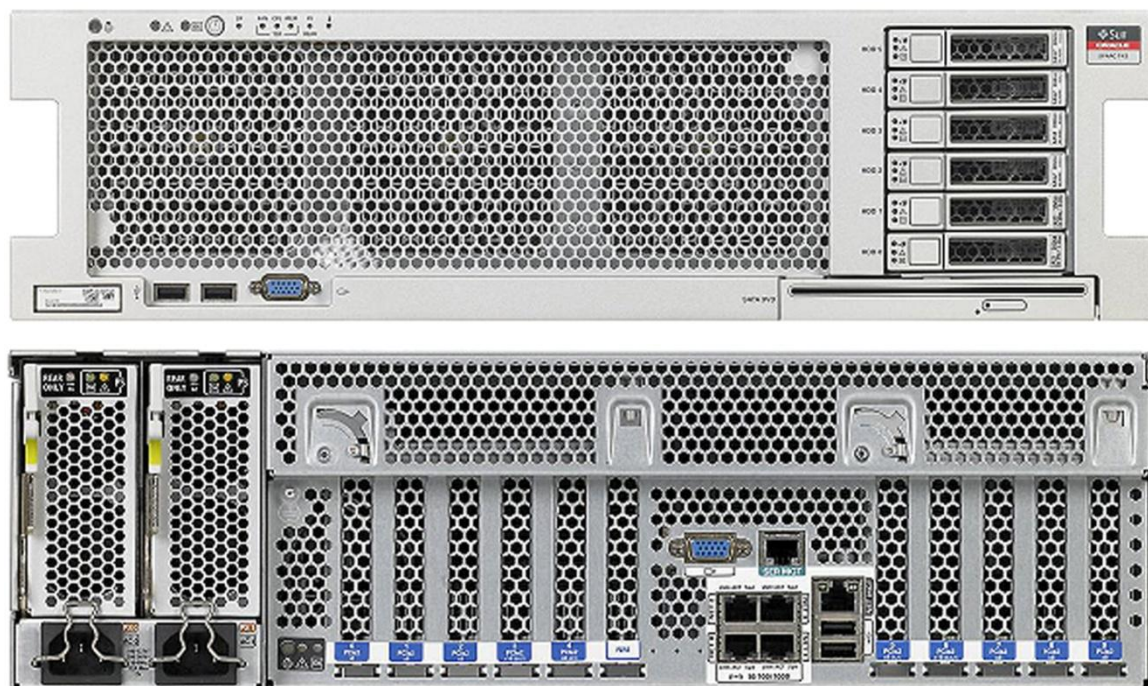


図18. SPARC T5-2サーバーの前面パネルと背面パネル

SPARC T5-2サーバーには以下のような外部機能があります。

- 前面と背面にあるシステムとコンポーネントのステータス・インジケータ・ライト。システムに関するロケータ（白）、要サービス（黄）、およびアクティビティ・ステータス（緑）情報をレポート
- Oracle ILOM 3.0システム・コントローラで使用する2個の管理ポート
 - RJ-45シリアル管理ポートが、Oracle ILOM 3.0コントローラへのデフォルト接続を提供
 - ネットワーク管理ポートは、Oracle ILOM 3.2システム・コントローラへのオプションのRJ-45 10/100Base-T接続をサポート

オラクルのSPARC T5-4サーバーの概要

最大で4基のSPARC T5プロセッサと、最大で512個のスレッドをサポートすることで、コンパクトなSPARC T5-4サーバーは、スペース効率の高い5RUラックマウント・パッケージで画期的な演算能力を実現します。極めて高いレベルの価格対パフォーマンス比を持つこのサーバーは、水平方向に拡張されたトランザクシヨ

ンやWebサービス、および中規模から大規模なデータベース・アプリケーションの提供に最適です。また、大容量であることから、統合され、仮想化されたサーバーとして、多くのチャンスがあります。このサーバーは、設置面積が限定されていて、パフォーマンス機能の大幅な改善が必要な最新のデータセンターが抱える課題に対処するように設計されています。前世代のマルチコア・プロセッサと比較して、独自の設定により、このプロセッサでは、シングルスレッド・ワークロードで5倍のパフォーマンスを実現する機能があります。

SPARC T5-4サーバーには独自のマザーボード設計が採用されています（図19）。

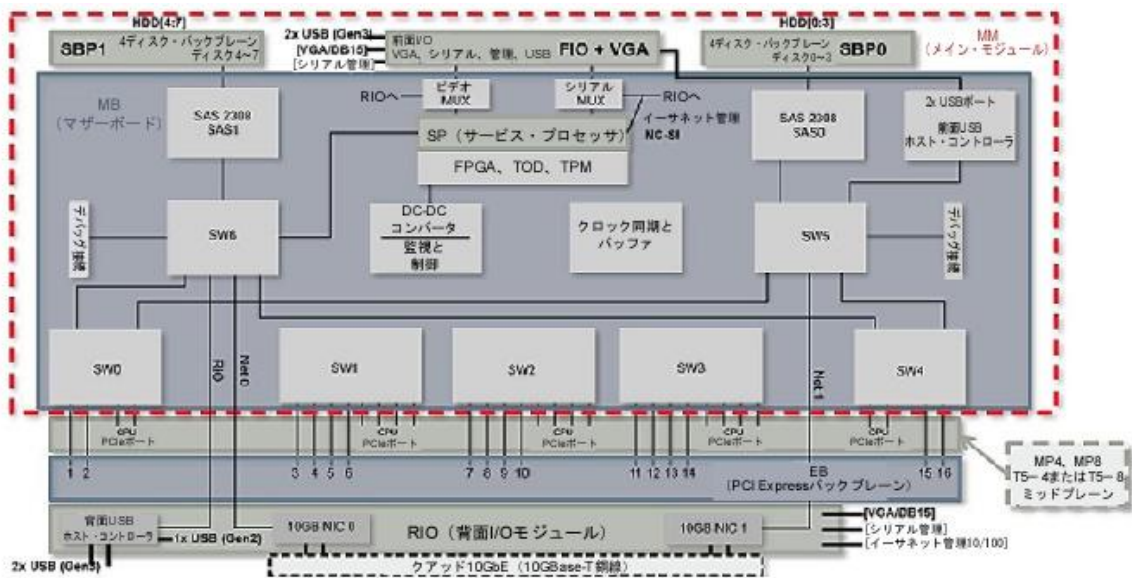


図19. SPARC T5-4サーバーのマザーボード設計

図20に、完全に構成されたSPARC T5-4サーバーのI/Oパスを示します。

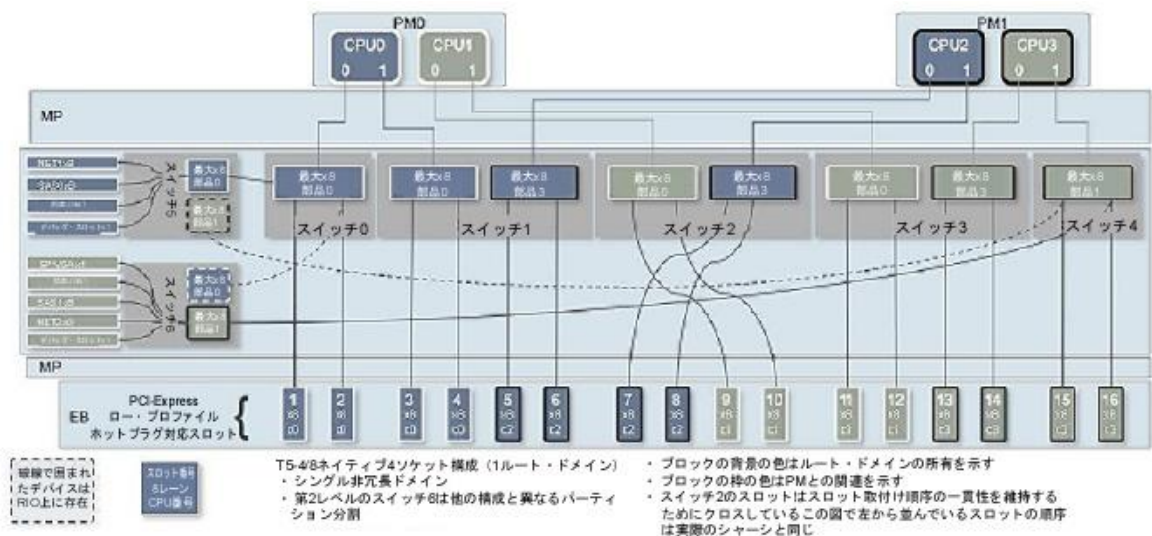


図20. SPARC T5-4サーバーのI/Oレイアウト

エンクロージャ

5RU SPARC T5-4サーバーのエンクロージャは、標準の19インチ・ラックで使用するよう設計されています（表5）。

表5. SPARC T5-4サーバーの寸法と重量

寸法	米国	米国以外の国
高さ	8.62インチ (5RU)	219ミリメートル
幅	17.5インチ	445ミリメートル
奥行	27.6インチ	700ミリメートル
重量 (PCIeカードまたはラックマウントを除く)	175ポンド	79キログラム

SPARC T5-4サーバーは、以下の主要コンポーネントで構成されます。

- プロセッサあたり16コアの4基のSPARC T5プロセッサ。3.6GHzのクロック速度で動作
- 最大2TBのメモリを64個のDDR3 DIMMスロットに搭載（16GBおよび32GB DDR3 DIMMをサポート）
- 4個のオンボード10GbEポート
- 16個のx8 PCIe Gen3ロープロファイル・スロット。ホットプラグ対応キャリアが付属
- 4個のUSBポート（前面に2個のUSB 2.0、背面に2個のUSB 3.0）
- 8個の空きディスク・ドライブ・スロット（一般的なSAS-2ディスク・ドライブをサポート）
- Oracle ILOM 3.2システム・コントローラ
- 2個の（1+1）ホットスワップ対応高効率3,000W AC電源
- 5個の環境監視および制御されているファン・アセンブリ、2+2冗長

前面と背面の外観

図21に、SPARC T5-4サーバーの前面パネルと背面パネルを示します。

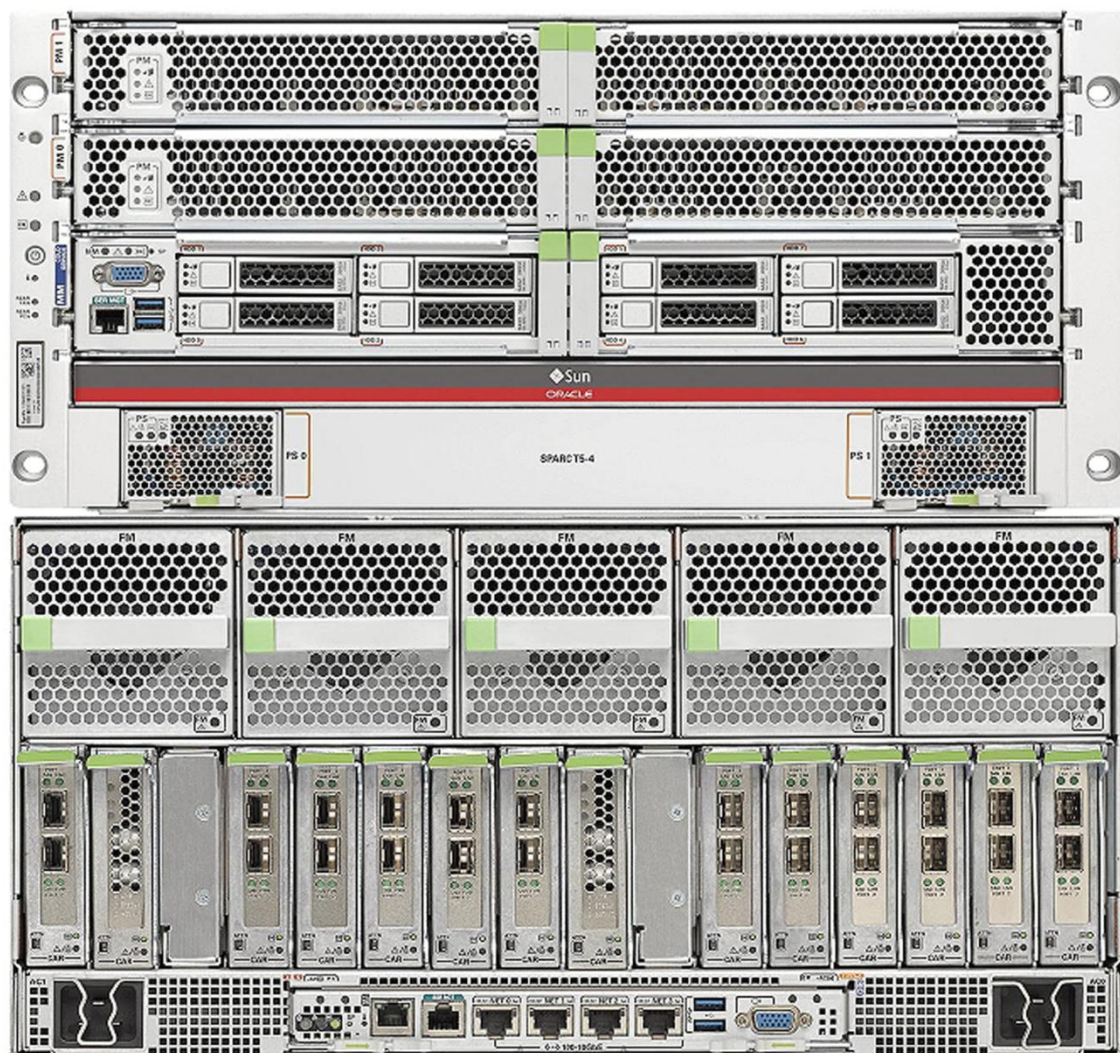


図21. SPARC T5-4サーバーの前面パネルと背面パネル

SPARC T5-4サーバーの前面には以下のような外部機能があります。

- 前面/背面からのサービスのみ（スライディング・ラック・レールなし）
- 2個のプロセッサ・モジュール。それぞれ2基のSPARC T5 CPUと32個のDDR3 DIMM（16GBまたは32GB DDR3 DIMMをサポート）を搭載
- 8台のHDD
- 2個の電源（1+1）
- 1個のHD-15 VGAビデオ・ポート
- 2個のUSBポート
- コンソール・シリアル・ポート

SPARC T5-4サーバーの背面には以下のような外部機能があります。

- 前面/背面からのサービスのみ (スライディング・ラック・レールなし)
- 16個のホットプラグ対応PCIeキャリア
- 4つの10Gbネットワークを持つ背面I/Oモジュール
- 5個のファン (N+1)
- 2本 (1+1) のACコード (200~240V)
- 2個のUSBポート
- コンソール・シリアル・ポート (前面と重複)
- コンソール10/100ネットワーク・ポート
- LEDおよびインジケータ

オラクルのSPARC T5-8サーバーの概要

8基のSPARC T5プロセッサと1,024個のスレッドをサポートすることで、コンパクトなSPARC T5-8サーバーは、スペース効率の高い8RUラックマウント・パッケージで画期的な演算能力を実現します。極めて高いレベルの価格対パフォーマンス比を持つこのサーバーは、水平方向に拡張されたトランザクションやWebサービス、および中規模から大規模なデータベース・アプリケーションの提供に最適です。また、大容量であることから、統合され、仮想化されたサーバーとして、多くのチャンスがあります。このサーバーは、コンパクトな設置面積と、オラクルの前世代のSPARC T4-4システムと比較して、大幅に改善されたパフォーマンス機能を必要とする最新のデータセンターが抱える課題に対処するよう設計されています。

SPARC T5-8サーバーには独自のマザーボード設計が採用されています (図22)。

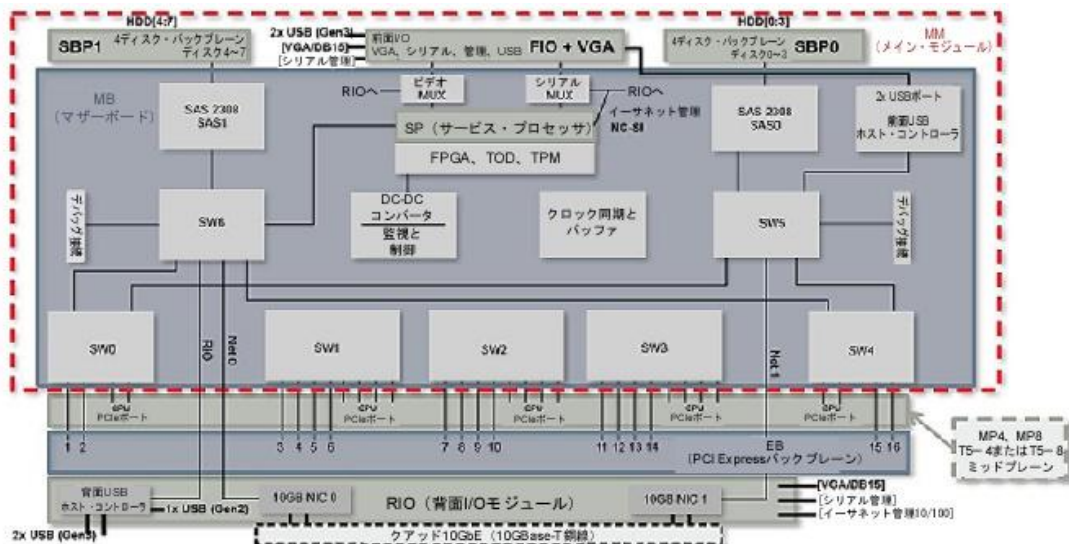


図22. SPARC T5-8サーバーのマザーボード設計

図23に、完全に構成されたSPARC T5-8サーバーのI/Oパスを示します。

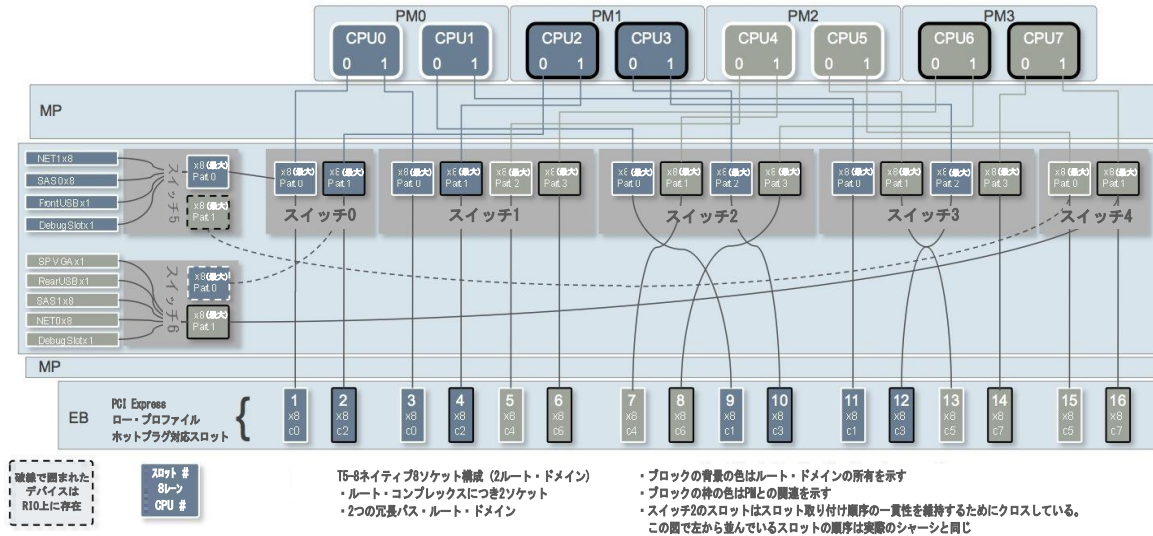


図23. SPARC T5-8サーバーのI/Oレイアウト

エンクロージャ

8RU SPARC T5-8サーバーのエンクロージャは、標準の19インチ・ラックで使用するよう設計されています (表6)。

表6. SPARC T5-8サーバーの寸法と重量

寸法	米国	米国以外の国
高さ	13.8インチ (8RU)	350ミリメートル
幅	17.5インチ	445ミリメートル
奥行	31.5インチ	800ミリメートル
重量 (PCIeカードまたはラックマウントを除く)	261.5ポンド	118.6キログラム

SPARC T5-8サーバーは、以下の主要コンポーネントで構成されます。

- プロセッサあたり16コアの8基のSPARC T5プロセッサ。3.6GHzのクロック速度で動作
- 最大4TBのメモリを128個のDDR3 DIMMスロットに搭載 (16GBおよび32GB DDR3 DIMMをサポート)
- 4個のオンボード10GbEポート
- 16個のx8 PCIe Gen3スロット。ロープロファイル・カード用のホットプラグ対応キャリアが付属
- 4個のUSBポート (前面に2個のUSB 2.0、背面に2個のUSB 3.0)
- 8個の空きディスク・ドライブ・スロット (一般的なSAS-2ディスク・ドライブをサポート)
- Oracle ILOM 3.2システム・コントローラ

- 4個の (N+N) ホットスワップ対応高効率3,000W AC電源
- 5個の環境監視および制御されているファン・アセンブリ、2+2冗長

前面と背面の外観

図24に、SPARC T5-8サーバーの前面パネルと背面パネルを示します。

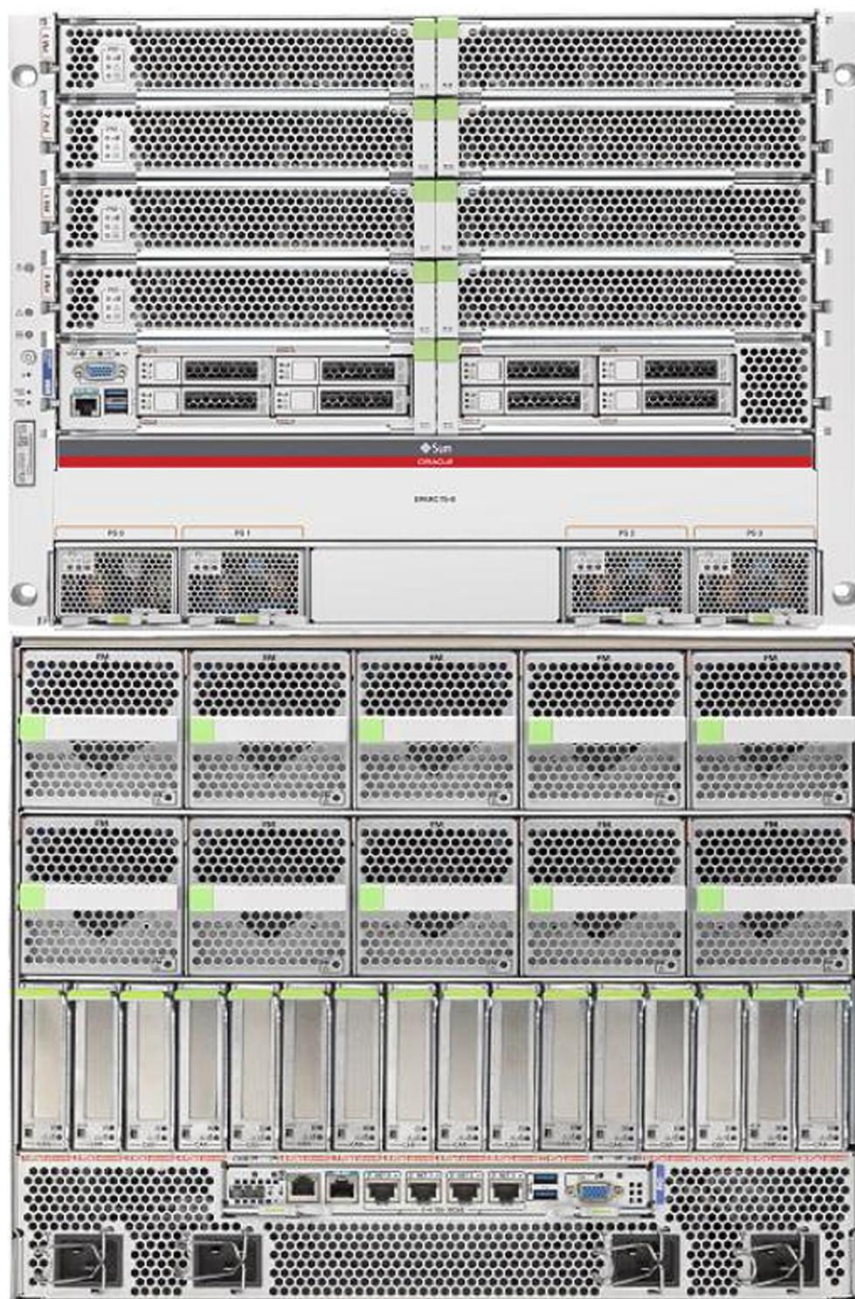


図24. SPARC T5-8サーバーの前面パネルと背面パネル

SPARC T5-8サーバーの前面には以下のような外部機能があります。

- 前面/背面からのサービスのみ（スライディング・ラック・レールなし）
- 4個のプロセッサ・モジュール。それぞれ2基のSPARC T5 CPUと32個のDDR3 DIMM（16GBまたは32GB DDR3 DIMMをサポート）を搭載
- 8台のHDD
- 4個の電源（2+2）
- 1個のHD-15 VGAビデオ・ポート
- 2個のUSB 2.0ポート
- コンソール・シリアル・ポート

SPARC T5-8サーバーの背面には以下のような外部機能があります。

- 前面/背面からのサービスのみ（スライディング・ラック・レールなし）
- 16個のホットスワップ対応ロープロファイルPCIe 3.0キャリア
- 4つの10Gbネットワークを持つ背面I/Oモジュール
- 5個のファン（N+1）
- 4本（2+2）のACコード（200～240V）
- 2個のUSB 3.0ポート
- コンソール・シリアル・ポート（前面と重複）
- コンソール10/100ネットワーク・ポート
- LEDおよびインジケータ

オラクルのSPARC T5-1Bサーバー・モジュールの概要

SPARC T5-1Bサーバー・モジュールは、ストリーミング・メディア、仮想化および統合化、ならびに、Javaアプリケーション・サーバー、OLTPデータベース、ERP、CRM、SOA、ビジネス統合化などのバックオフィス・アプリケーションを実現するよう最適化されています。ブレード・サーバー内でSPARC T5プロセッサをサポートしていることから、このサーバー・モジュールは拡張機能や統合化された仮想化テクノロジーに理想的です。また、Tier 1およびTier 2のワークロードの統合にも、SPARC T5-1Bサーバー・モジュールは理想的なプラットフォームです。

SPARC T5-1Bサーバー・モジュールには独自のマザーボード設計が採用されています（図25）。

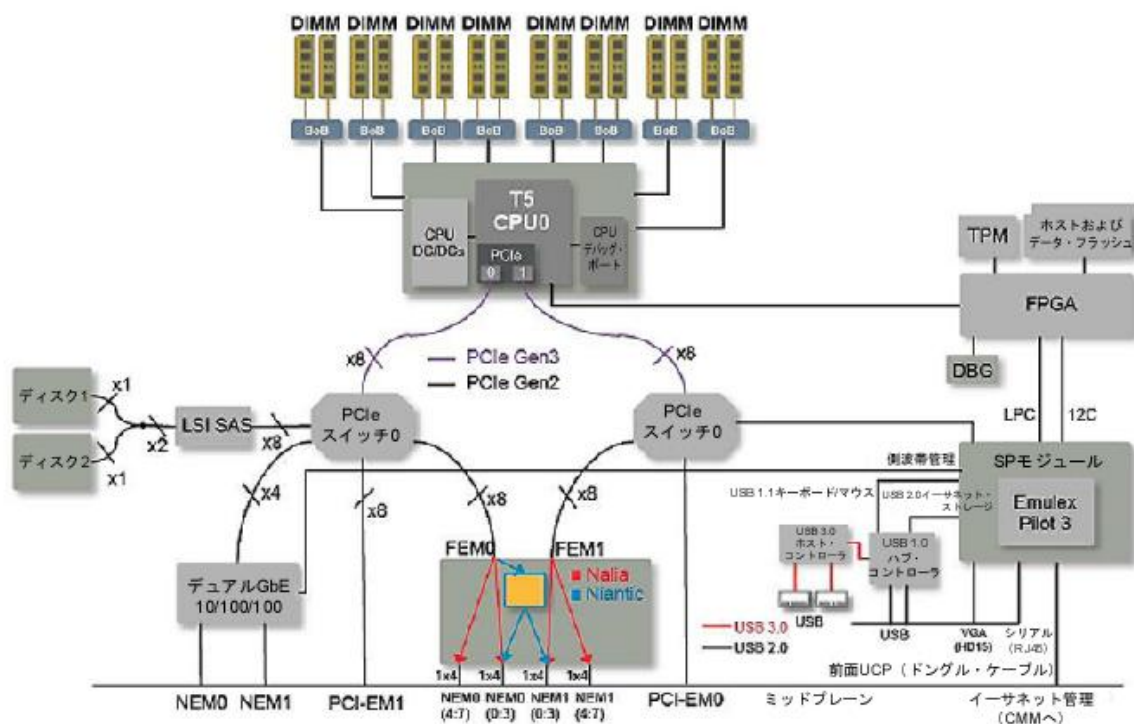


図25. SPARC T5-1Bサーバー・モジュールのマザーボード設計

エンクロージャ

SPARC T5-1Bサーバー・モジュールの特徴は、コンパクトなブレード・サーバー・フォーム・ファクタです。組織はSPARC T5-1Bサーバー・モジュールを既存のSun Blade 6000シャーシに追加するだけで処理能力とI/Oを柔軟に拡張できます (表7)。

表7. SPARC T5-1Bサーバー・モジュールの寸法と重量

サーバー/寸法	米国	米国以外の国
高さ	1.75インチ (ブレード)	44.45ミリメートル
幅	12.88インチ	327.15ミリメートル
奥行	19.56インチ	496.82ミリメートル
重量 (ディスク2台、メモリ完全搭載)	20ポンド	9.1キログラム

SPARC T5-1Bサーバー・モジュールは、以下の主要コンポーネントで構成されます。

- 8コアの1基のSPARC T5プロセッサ。3.6GHzで動作
- 最大512GBのメモリを16個のDDR3 DIMMスロットに搭載 (8GB、16GBならびに32GB DDR3 DIMMをサポート)
- 2個のオンボード10/100/1000Mb/秒イーサネット・ポート

- 2個の専用x8 PCIe Express Moduleスロット
- 2個のx8 PCIeスロット。オプションのファブリック拡張モジュールで使用（適切なネットワーク拡張モジュールと共に使用してください）
- 3個のUSB 2.0ポート（ dongle・ケーブル接続で外部に2個、サム・ドライブ限定で内部に1個）
- 最大2個のディスク・ドライブ・スロット（一般的なSAS-2ディスク・ドライブをサポート）
- Oracle ILOM 3.2システム・コントローラ

前面と背面の外観

図26に、SPARC T5-1Bサーバー・モジュールの前面パネルと背面パネルを示します。

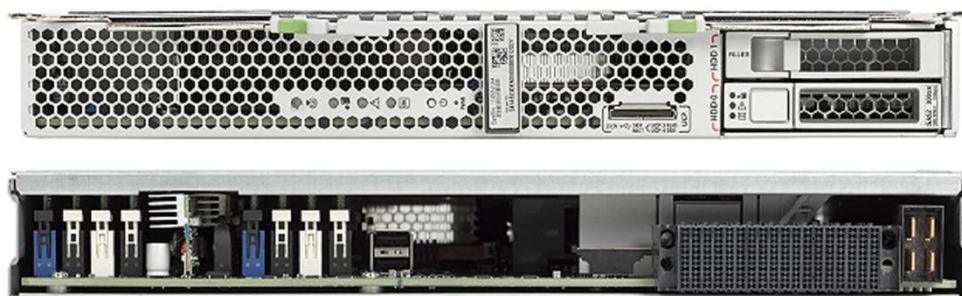


図26. SPARC T5-1Bサーバー・モジュールの前面パネルと背面パネル

SPARC T5-1Bサーバー・モジュールには以下のような外部機能があります。

- 前面にあるコンポーネントのステータス・インジケータ・ライト。システムに関するロケータ（白）、要サービス（黄）、およびアクティビティ・ステータス（緑）情報をレポート
- システムの前面パネルから挿入可能な2台のホットプラグ対応SAS-2ディスク・ドライブ
- 2個のUSB 2.0ポート（dongle・ケーブル経由で接続）
- 1個のHD-15 VGAビデオ・ポート
- Oracle ILOM 3.0システム・コントローラで使用する2個の管理ポート
 - RJ-45シリアル管理ポート（dongle・ケーブル経由で接続）がOracle ILOM 3.2コントローラへのデフォルト接続を提供
 - ネットワーク管理ポートでSun Blade 6000シャーシ管理モジュール（CMM）スイッチに接続し、CMMのネットワーク管理ポート経由でアクセス



Oracle is committed to developing practices and products that help protect the environment

オラクルのSPARC T5-2、SPARC T5-4、SPARC T5-8、Copyright © 2013, Oracle and/or its affiliates. All rights reserved.

SPARC T5-1Bサーバーのアーキテクチャ

2013年3月、バージョン1.0

著者 : Gary Combs

Oracle Corporation

World Headquarters

500 Oracle Parkway

Redwood Shores, CA 94065

U.S.A.

海外からのお問い合わせ窓口 :

電話 : +1.650.506.7000

ファクシミリ : +1.650.506.7200

oracle.com

本文書は情報提供のみを目的として提供されており、ここに記載される内容は予告なく変更されることがあります。本文書は、その内容に誤りがないことを保証するものではなく、また、口頭による明示的保証や法律による黙示的保証を含め、商品性ないし特定目的適合性に関する黙示的保証および条件などのいかなる保証および条件も提供するものではありません。オラクル社は本文書に関するいかなる法的責任も明確に否認し、本文書によって直接的または間接的に確立される契約義務はないものとします。本文書はオラクル社の書面による許可を前もって得ることなく、いかなる目的のためにも、電子または印刷を含むいかなる形式や手段によっても再作成または送信することはできません。

OracleおよびJavaはOracleおよびその子会社、関連会社の登録商標です。その他の名称はそれぞれの会社の商標です。

IntelおよびIntel XeonはIntel Corporationの商標または登録商標です。すべてのSPARC商標はライセンスに基づいて使用されるSPARC International, Inc.の商標または登録商標です。AMD、Opteron、AMDロゴおよびAMD Opteronロゴは、Advanced Micro Devicesの商標または登録商標です。UNIXは、The Open Groupの登録商標です。1012

Hardware and Software, Engineered to Work Together